

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-236459

(43)Date of publication of application : 23.08.2002

(51)Int.Cl.

G09F 9/30
G02F 1/1345
H01L 29/786

(21)Application number : 2001-116202

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 13.04.2001

(72)Inventor : FUJITA SHIN
HAYASHI YOSHIMITSU

(30)Priority

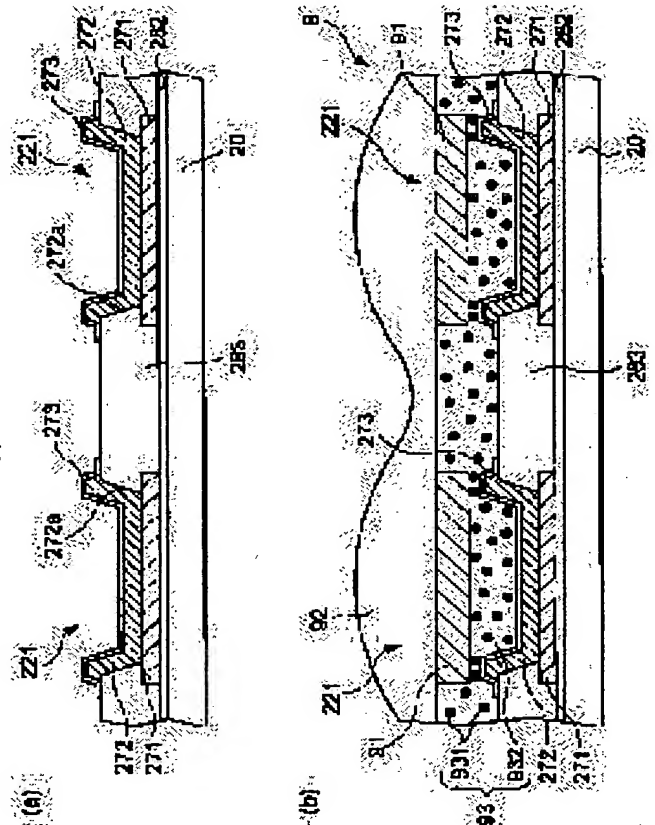
Priority number : 2000371333 Priority date : 06.12.2000 Priority country : JP

(54) ELECTRO-OPTIC DEVICE, ITS MANUFACTURING METHOD, SEMICONDUCTOR DEVICE AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent continuity failure among pads existing on a substrate and wirings of a flexible wiring board or the like.

SOLUTION: Pads to which signals from the outside are to be inputted are formed on the substrate of the electro-optic device. First electrically conductive films 271 having parts corresponding to the pads, first interlayer insulating layers 283 covering the first electrically conductive films 271, second electrically conductive films 272 which are formed on the first interlayer insulating films 283 and which have parts corresponding to the pads, second interlayer insulating films which are formed on surfaces of the first interlayer insulating films 283 and third electrically conductive films 273 constituting the pads are formed on the surface of the substrate 20. The second interlayer insulating film is formed by avoiding a pad formation region consisting of a region where the pad is formed and the peripheral reign of the pad. The third electrically conductive film 273 is made to be in contact with the second electrically conductive film 272 in the pad formation region.



LEGAL STATUS

[Date of request for examination] 26.02.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The 1st electric conduction film which is the electro-optic device which displays an image according to the signal inputted through the pad on a substrate, is formed on the field of said substrate, and has a part corresponding to said pad. It is formed on the field of said substrate. Said 1st electric conduction film The 1st interlayer insulation film of a wrap, The 2nd electric conduction film which is formed on the field of said 1st interlayer insulation film, and has a part corresponding to said pad, The electro-optic device. characterized by providing the 2nd interlayer insulation film which avoided the pad formation field which consists of a field in which it is on the field of said 1st interlayer insulation film, and said pad is formed, and a surrounding field of the pad concerned, and was formed, and the 3rd electric conduction film which contacts said 2nd electric conduction film and constitutes said pad.

[Claim 2] Said 2nd interlayer insulation film is an electro-optic device according to claim 1 characterized by avoiding the border field from the pad formation field concerned to [in addition to said pad formation field] the border of said substrate, and being formed.

[Claim 3] Said pad formation field is an electro-optic device according to claim 1 or 2 characterized by including the field between the pads which adjoin on said substrate among said two or more pads which make a train.

[Claim 4] The electro-optic device according to claim 1 to 3 characterized by providing a wrap protection insulating layer for the periphery section located in said pad formation field among said 2nd electric conduction film.

[Claim 5] Said 1st electric conduction film is an electro-optic device according to claim 4 characterized by being formed inside the inner circumference edge which met the periphery section of said 2nd electric conduction film among said protection insulating layers.

[Claim 6] said protection insulation layer thickness and thickness of said 1st electric conduction film -- abbreviation -- the electro-optic device according to claim 5 characterized by the same thing.

[Claim 7] The 1st electric conduction film which is the electro-optic device which displays an image according to the signal inputted through the pad on a substrate, is formed on the field of said substrate, and has a part corresponding to said pad. It is formed on the field of said substrate. Said 1st electric conduction film The 1st interlayer insulation film of a wrap, The 2nd electric conduction film which is formed on the field of said 1st interlayer insulation film, and has a part corresponding to said pad, It is an insulating layer while [the 2nd layer] consisting of two or more insulating layers by which the laminating was carried out on the field of said 1st interlayer insulation film. While some insulating layers of said two or more insulating layers avoid the pad formation field which consists of a field in which said pad is formed, and a surrounding field of the pad concerned and are formed Other insulating layers are electro-optic devices characterized by providing the 3rd electric conduction film which contacts said 2nd electric conduction film through the aperture formed in the insulating layer between the 2nd layer formed over the field including said pad formation field, and the insulating layer besides the above, and constitutes said pad.

[Claim 8] Said some of insulating layers are electro-optic devices according to claim 7 characterized by avoiding the border field from the pad formation field concerned to [in addition to said pad formation

field] the border of said substrate, and being formed.

[Claim 9] Said pad formation field is an electro-optic device according to claim 7 or 8 characterized by including the field between the pads which adjoin on said substrate among said two or more pads which make a train.

[Claim 10] Said aperture is an electro-optic device according to claim 7 to 9 characterized by being prepared over most fields corresponding to said 3rd electric conduction film among insulating layers besides the above.

[Claim 11] An insulating layer besides the above is an electro-optic device according to claim 10 characterized by covering the periphery section located in said pad formation field among said 2nd electric conduction film.

[Claim 12] Said 1st electric conduction film is an electro-optic device according to claim 7 to 11 characterized by being formed inside the inner circumference edge of said aperture.

[Claim 13] Said aperture is an electro-optic device according to claim 7 to 9 characterized by preparing more than one in the field corresponding to said pad among insulating layers besides the above.

[Claim 14] The 1st electric conduction film which is the electro-optic device which displays an image according to the signal inputted through the pad on a substrate, is formed on the field of said substrate, and has a part corresponding to said pad, It is formed on the field of said substrate. Said 1st electric conduction film The 1st interlayer insulation film of a wrap, The 2nd electric conduction film which is formed on the field of said 1st interlayer insulation film, and has a part corresponding to said pad, It is formed including the pad formation field which consists of a field corresponding to said pad, and a surrounding field of the pad concerned. Said 2nd electric conduction film The 2nd interlayer insulation film of a wrap, The electro-optic device characterized by providing the 3rd electric conduction film which contacts said 2nd electric conduction film through two or more apertures formed in said pad formation field among said 2nd interlayer insulation film, and constitutes said pad.

[Claim 15] Said two or more apertures are electro-optic devices according to claim 13 or 14 characterized by being distributed equally [abbreviation] in the field covered with said 3rd electric conduction film.

[Claim 16] Said two or more apertures are electro-optic devices according to claim 13 or 14 characterized by being unevenly distributed near [which is formed in the field covered with said 3rd electric conduction film, and counters among the abbreviation rectangle-like 3rd electric conduction film concerned] the two sides.

[Claim 17] The electro-optic device according to claim 16 characterized by preparing said aperture further [near the center section of said 3rd electric conduction film].

[Claim 18] It is the electro-optic device according to claim 13 to 18 characterized by selecting the magnitude so that said 3rd electric conduction film may be connected with the terminal of mounting components through a flow particle and said flow particle may get into the hollow where said aperture was formed in said 3rd electric conduction film corresponding to said aperture.

[Claim 19] Said aperture is an electro-optic device according to claim 18 characterized by selecting the magnitude so that said a part of flow particle which got into the hollow of said 3rd electric conduction film may project to the front face of the 3rd electric conduction film concerned.

[Claim 20] The electro-optic device according to claim 1 to 19 characterized by the 1st electric conduction film and the 2nd electric conduction film concerned touching through the aperture prepared in the field to which said 1st electric conduction film and 2nd electric conduction film counter among said 1st interlayer insulation film.

[Claim 21] The electro-optic device according to claim 20 characterized by preparing said aperture in said 1st interlayer insulation film over most fields corresponding to said 3rd electric conduction film.

[Claim 22] The electro-optic device according to claim 20 characterized by preparing said two or more apertures in the field corresponding to said 3rd electric conduction film at said 1st interlayer insulation film.

[Claim 23] It is the electro-optic device according to claim 1 to 22 characterized by providing the thin film transistor formed on the field of said substrate, forming said 1st electric conduction film from the same layer as the gate electrode of said thin film transistor, and forming said 2nd electric conduction film from the same layer as the source electrode of said thin film transistor.

[Claim 24] It is the electro-optic device according to claim 23 which is connected to said thin film transistor, possesses the pixel electrode which impresses an electrical potential difference to electrooptic material, and is characterized by forming said 3rd electric conduction film from the same layer as said pixel electrode.

[Claim 25] Electronic equipment characterized by having an electro-optic device according to claim 1 to 24.

[Claim 26] The 1st electric conduction film which is formed on the field of a substrate and has a part corresponding to said pad, It is formed on the field of said substrate. Said 1st electric conduction film The 1st interlayer insulation film of a wrap, The 2nd electric conduction film which is formed on the field of said 1st interlayer insulation film, and has a part corresponding to said pad, The semiconductor device characterized by providing the 2nd interlayer insulation film which avoided the pad formation field which consists of a field in which it is on the field of said 1st interlayer insulation film, and said pad is formed, and a surrounding field of the pad concerned, and was formed, and the 3rd electric conduction film which contacts said 2nd electric conduction film and constitutes said pad.

[Claim 27] The 1st electric conduction film which is formed on the field of a substrate and has a part corresponding to said pad, It is formed on the field of said substrate. Said 1st electric conduction film The 1st interlayer insulation film of a wrap, The 2nd electric conduction film which is formed on the field of said 1st interlayer insulation film, and has a part corresponding to said pad, While consisting of two or more insulating layers by which the laminating was carried out, and it is an insulating layer, and some insulating layers of said two or more insulating layers avoid the pad formation field which consists of a field in which said pad is formed, and a surrounding field of the pad concerned and are formed, [the 2nd layer] the insulating layer between the 2nd layer formed over the field where other insulating layers include said pad formation field -- said -- others -- the semiconductor device characterized by contacting said 2nd electric conduction film through the aperture formed in the insulating layer, and providing the 3rd electric conduction film which constitutes said pad.

[Claim 28] The 1st process which forms the 1st electric conduction film which is the manufacture approach of the electro-optic device which displays an image according to the signal inputted through the pad on a substrate, and has a part corresponding to said pad on the field of said substrate, The 2nd process which forms the 1st interlayer insulation film of a wrap for said 1st electric conduction film on the field of said substrate, The 3rd process which forms the 2nd electric conduction film which has a part corresponding to said pad on the field of said 1st interlayer insulation film, The 4th process which avoids the pad formation field which consists of a field corresponding to said pad, and a surrounding field of the pad concerned, and forms the 2nd interlayer insulation film on the field of said 1st interlayer insulation film, The manufacture approach of the electro-optic device characterized by having the 5th process which forms the 3rd electric conduction film in contact with said 2nd electric conduction film as said pad.

[Claim 29] The 1st process which forms the 1st electric conduction film which is the manufacture approach of the electro-optic device which displays an image according to the signal inputted through the pad on a substrate, and has a part corresponding to said pad on the field of said substrate, The 2nd process which forms the 1st interlayer insulation film of a wrap for said 1st electric conduction film on the field of said substrate, The 3rd process which forms the 2nd electric conduction film which has a part corresponding to said pad on the field of said 1st interlayer insulation film, It is the process which carries out the laminating of two or more insulating layers, and forms the 2nd interlayer insulation film on the field of said 1st interlayer insulation film. The 4th process which forms other insulating layers over a field including said pad formation field while avoiding and forming the pad formation field which consists

some insulating layers of said two or more insulating layers of a field corresponding to said pad, and a surrounding field of the pad concerned, The manufacture approach of the electro-optic device characterized by having the 5th process which forms the 3rd electric conduction film which contacts said 2nd electric conduction film through the aperture formed in the insulating layer besides the above as said pad.

[Claim 30] Said electro-optic device possesses the thin film transistor formed on said substrate. Said 1st process It is the process which forms said 1st electric conduction film from the same layer as the gate electrode concerned with formation of the gate electrode of said thin film transistor. Said 3rd process The manufacture approach of the electro-optic device according to claim 28 or 29 characterized by being the process which forms said 2nd electric conduction film from the same layer as the source electrode concerned with formation of the source electrode of said thin film transistor.

[Claim 31] It is the manufacture approach of the electro-optic device according to claim 30 which said electro-optic device is connected to said thin film transistor, possesses the pixel electrode which impresses an electrical potential difference to electrooptic material, and is characterized by said 5th process being a process which forms said 3rd electric conduction film from the same layer as the pixel electrode concerned with formation of said pixel electrode.

[Claim 32] Said 4th process is the manufacture approach of the electro-optic device according to claim 31 characterized by including the process which removes to coincidence the field corresponding to an aperture and said pad formation field for connecting electrically a thin film transistor and said pixel electrode concerned among said 2nd interlayer insulation film formed on said substrate.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to the structure near the pad where the signal from the outside is inputted, about an electro-optic device, its manufacture approach, a semiconductor device, and electronic equipment.

[0002]

[Description of the Prior Art] The configuration of an electro-optic device equipped with the substrate holding liquid crystal or electrooptic material called EL (electroluminescence) component and the electrode for impressing an electrical potential difference to the electrooptic material concerned is common. Furthermore, that by which two or more pads were formed on the above-mentioned substrate as this kind of an electro-optic device is known. The signal (namely, signal according to a display image) which directs the applied voltage to the above-mentioned electrode is inputted through the above-mentioned pad under this configuration from an external device.

[0003] Drawing 22 is the top view showing the configuration of example slack liquid crystal equipment of the conventional electro-optic device. In addition, in this drawing, the liquid crystal equipment with which the drive circuit (a scanning-line drive circuit and data-line drive circuit) which generates and outputs the driving signal which should be given to the above-mentioned electrode was directly formed on the surface of the substrate is illustrated. As shown in this drawing, liquid crystal equipment 10 has the composition that the active-matrix substrate 20 and the opposite substrate 30 were stuck through the sealant 40, and the closure of the liquid crystal was carried out among both substrates. That is, after liquid crystal is poured in from the liquid crystal inlet 41 established in the sealant 40, the closure of the liquid crystal inlet 41 concerned is carried out with a sealing agent 42. While a counterelectrode is formed over the whole surface, the protection-from-light layer 31 which shades fields other than the field which can contribute to a display is formed in the opposite substrate 30. On the other hand, on the field of the active-matrix substrate 20, two or more scanning lines and the data line, and the pixel electrode and thin film transistor that were prepared corresponding to these the crossovers of each are prepared. Moreover, the active-matrix substrate 20 has the field jugged out of the opposite substrate 30, and the scanning-line drive circuit 211 which outputs a scan signal to the above-mentioned scanning line, and the data-line drive circuit 212 for outputting a data signal to the data line are formed in this field. These drive circuits are connected to each of two or more pads 214 which plurality **** and makes a train along the border of the active-matrix substrate 20 through wiring 213. And one edge of a flexible printed circuit board (it is written as "FPC" below Flexible Print Circuit;) is joined among the active-matrix substrates 20 by the field near the pad 214. The scanning-line drive circuit 211 and the data-line drive circuit 212 generate a scan signal or a data signal under such a configuration according to the signal inputted into the pad through FPC from the external device, respectively.

[0004] Drawing 23 is the sectional view showing an about 214 pad [of the liquid crystal equipment 10 shown in drawing 22] configuration. As shown in this drawing, on wrap gate dielectric film 282, the 1st electric conduction film 271, the 2nd electric conduction film 272, and the 3rd electric conduction film 273 are formed in the active-matrix substrate 20, and the 3rd electric conduction film 273 concerned functions as a pad 214. the configuration of a cross-section concave where this 3rd insulator layer 273 becomes large the shape of a taper toward a bottom side to an opening side -- becoming -- **** -- an opening side -- a collar -- it has the ground plane 2731 of a **. Moreover, between pad 214 adjoining comrades, the 1st interlayer insulation film 283 and the 2nd interlayer insulation film 284 are formed sequentially from the bottom in drawing 23 . The part on the 1st electric conduction film 271 is removed among the 1st interlayer insulation film 283, and, more specifically, the 2nd electric conduction film 272 flows with the 1st electric conduction film 271 through this part. Moreover, the part on the 2nd electric conduction film 272 is removed among the 2nd interlayer insulation film 284, and the 3rd electric conduction film 273 flows with the 2nd electric conduction film 272 through this part. That is, the 1st electric conduction film 271, the 2nd electric conduction film 272, and the 3rd electric conduction film 273 have flowed mutually.

[0005] On the other hand, FPC connected to a pad 214 is plate-like mounting components which cover with the insulating synthetic-resin layer 92 the perimeter of two or more metal lead wire 91 arranged by abbreviation parallel, and have flexibility, as shown in drawing 24 (a). Here, drawing 24 (b) is the sectional view showing the configuration near the part which should be joined to the active-matrix substrate 20 among this FPC9. As shown in this drawing, while one near synthetic-resin layer 92 exfoliates to the metal lead wire 91 in the edge of FPC9, it replaces with the synthetic-resin layer 92 concerned, and the anisotropy electric conduction film 93 is stuck. This anisotropy electric conduction film 93 consists of adhesives 932 with which many flow particles 931 were distributed. The particle which consists of metals, conductive resin ingredients, etc., such as a particle made of the resin with which plating of a metal was performed, or copper, as this flow particle 931 is used.

[0006] Next, drawing 25 is the sectional view showing the condition that FPC9 was joined to the active-matrix substrate 2. When joining these, where the metal lead wire 91 of FPC9 is piled up on a pad 214

(the 3rd electric conduction film 273), thermocompression bonding of FPC9 concerned is carried out to the active-matrix substrate 2 side. And thereby, as shown in drawing 25, the metal lead wire 91 on FPC9, and the ground plane 2731 and inside 2732 of the 3rd electric conduction film 273 on the active-matrix substrate 20 flow through the metal particles 931 in adhesives 932.

[0007] Moreover, drawing 26 is the top view showing the configuration of liquid crystal equipment 11 as other examples of the conventional electro-optic device. As shown in this drawing, the scanning-line drive circuit 211 and the data-line drive circuit 212 are not formed on the active-matrix substrate 20, but this liquid crystal equipment 11 is the point that these drive circuits are prepared outside, and differs in the liquid crystal equipment 10 shown in drawing 22. On the active-matrix substrate 20 of this liquid crystal equipment 11, the pad 215 more than the number of the scanning line and the data line and the same number is formed. Drawing 2727 is an outline sectional view showing the configuration of the pad 215 in this liquid crystal equipment 11. As shown in this drawing, the layer structure of the pad 215 in this liquid crystal equipment 11 is the same as that of the configuration of the pad 214 in the liquid crystal equipment 10 shown in above-shown drawing 23. That is, the 3rd electric conduction film 273 which constitutes a pad 215 has flowed with the 1st electric conduction film 271 and the 2nd electric conduction film 272 which were formed in the lower layer, and the cross-sectional-view concave to which the 3rd electric conduction film 273 becomes large the shape of a taper toward a bottom side to an opening side -- it is -- an aperture -- a collar -- it has the ground plane 2731 of a **. However, since there are many pads 215 as compared with the liquid crystal equipment 10 which showed the liquid crystal equipment 11 shown in drawing 26 to drawing 22, spacing of pad 215 comrades is narrow. Drawing 28 is a sectional view showing the condition of having joined FPC9 shown in the active-matrix substrate 20 of liquid crystal equipment 11 at drawing 24. As shown in drawing 28, in the condition that these were joined, the metal lead wire 91 of FPC9, and the ground plane 2731 and inside 2732 of the 3rd electric conduction film 273 flow through the flow particle 931.

[0008]

[Problem(s) to be Solved by the Invention] However, in the liquid crystal equipments 10 or 11 mentioned above, since there were few touch areas of the metal lead wire 91 and the 3rd electric conduction film 273, there was a problem of [in pads 214 or 215 and the metal lead wire 91] a lifting or a cone for defective continuity. the ground plane 2731 located on the field of the 2nd interlayer insulation film 283 concerned since this is formed so that it may enter into the aperture of the 2nd interlayer insulation film 283 with which the 3rd electric conduction film 273 was formed in the shape of a taper -- narrow -- not carrying out -- it is not to obtain, in addition for the flow particle 931 and adhesives 932 not to contact over the whole surface of the 3rd electric conduction film 273, since the level difference of the 3rd electric conduction film 273 concerned is large. Since it is necessary to form many pads 215 when a drive circuit takes the configuration prepared outside like the liquid crystal equipment 11 especially shown in drawing 2626, spacing of pad 215 adjoining comrades must be narrowed. For this reason, the area of the ground plane 2731 of the 3rd electric conduction film 273 corresponding to each pad 215 became very narrow, and the problem of being easy to produce the defective continuity of the 3rd electric conduction film 273 and the metal lead wire 91 concerned had arisen.

[0009] In addition, in recent years, the request of highly-minute-izing of a display and high-resolution-izing is strong. When increasing the number of input signals in order to respond to this request, spacing of a pad 214 or 215 comrades must be narrowed further. If this situation is taken into consideration, it can say [that it is difficulty further to fully secure the area of the ground plane 2731 of the 3rd electric conduction film 273, and are much more easy to produce the defective continuity of pads 214 or 215 and FPC9, and he is becoming in connection with this, and]. Moreover, these problems are problems which it is not restricted to liquid crystal equipment and may be similarly produced in other electro-optic devices, such as EL display panel.

[0010] This invention is made in view of the situation explained above, and aims at offering the electro-optic device equipped with the pad which defective continuity cannot produce easily between the

terminals of mounting components, such as FPC, its manufacture approach, a semiconductor device, and electronic equipment.

[0011]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, the electro-optic device of this invention The 1st electric conduction film which is the electro-optic device which displays an image according to the signal inputted through the pad on a substrate, is formed on the field of said substrate, and has a part corresponding to said pad, It is formed on the field of said substrate. Said 1st electric conduction film The 1st interlayer insulation film of a wrap, The 2nd electric conduction film which is formed on the field of said 1st interlayer insulation film, and has a part corresponding to said pad, It is characterized by providing the 2nd interlayer insulation film which avoided the pad formation field which consists of a field in which it is on the field of said 1st interlayer insulation film, and said pad is formed, and a surrounding field of the pad concerned, and was formed, and the 3rd electric conduction film which contacts said 2nd electric conduction film and constitutes said pad.

[0012] In this electro-optic device, since the 2nd interlayer insulation film is prepared in the field except a pad formation field, only the part of the thickness of the 2nd interlayer insulation film concerned can stop the level difference of the 3rd electric conduction film low. For this reason, since the area of the part which may be used for a flow with wiring of mounting components, such as a flexible printed circuit board, among the above-mentioned pads is widely securable, the defective continuity between pads and wiring of mounting components concerned can be prevented. For this reason, the yield can be raised.

[0013] Namely, while forming the 2nd interlayer insulation film so that a pad formation field may also be reached When the configuration through which it is made to flow through the aperture in which the 2nd electric conduction film and the 3rd electric conduction film were prepared by the 2nd interlayer insulation film concerned corresponding to the pad is taken The level difference (namely, depth from a bottom side to an opening side) of the 3rd electric conduction film can become large, and the adhesives for joining a substrate and mounting components cannot be made to fully enter into the hollow part of the 3rd electric conduction film corresponding to the thickness of the 2nd interlayer insulation film concerned. Moreover, if the configuration of the aperture of the 2nd interlayer insulation film of the above is made into the taper-like configuration where the direction of the opening area of the side in which the 3rd electric conduction film is formed rather than the opening area by the side of the 2nd electric conduction film becomes large, area of the ground plane located on the field of the 2nd interlayer insulation film among the 3rd electric conduction film must be narrowed. Thus, since the area which may be used for junction on mounting components cannot fully be secured when the 2nd interlayer insulation film is formed so that a pad formation field may also be reached, it becomes easy to produce the defective continuity of the wiring and the pad of the mounting components concerned. On the other hand, according to this invention, this problem is solvable as mentioned above.

[0014] In the above-mentioned electro-optic device, it is desirable to avoid a border field with said 2nd interlayer insulation film from the pad formation field concerned to [in a field / in addition to said pad formation field] the border of said substrate, and to be formed. When joining mounting components like especially a flexible printed circuit board to a substrate since the level difference of a pad formation field and a border field can be stopped if it carries out like this, the junction can be performed easily. In addition, in the above-mentioned electro-optic device, it is good also as a thing including the field between the pads which adjoin said pad formation field among said two or more pads which make a train on said substrate. If it carries out like this, since the level difference near the pad can be lessened more, the defective continuity of a pad and wiring of mounting components can be obstructed more certainly.

[0015] Moreover, in the above-mentioned electro-optic device, it is desirable to prepare a wrap protection insulating layer for the periphery section located in said pad formation field among said 2nd electric conduction film further. As mentioned above, since the 2nd interlayer insulation film is formed so that a pad formation field may be avoided, it is also considered that the periphery section of the 2nd electric conduction film takes the configuration covered only with the 3rd electric conduction film.

However, under this configuration, the problem that the 2nd electric conduction film becomes easy to exfoliate from the 1st interlayer insulation film in the periphery section depending on the case may arise. On the other hand, in the periphery section of the 2nd electric conduction film, if a wrap configuration is taken, the situation where the 2nd electric conduction film concerned exfoliates in the periphery section will be suppressed by the above-mentioned protection insulator layer.

[0016] In addition, when a protection insulating layer is prepared, it is desirable to take the configuration formed inside the inner circumference edge where the above-mentioned 1st electric conduction film met the periphery section of the 2nd electric conduction film among the protection insulating layers concerned. If it puts in another way, it is desirable to take the configuration to which a protection insulating layer and the 1st electric conduction film do not lap with a substrate side seen from a perpendicular direction. If it carries out like this, since only the part of the thickness of the 1st electric conduction film can make low the height of the front face of a protection insulating layer as compared with the case where the configuration with which both lap is taken, flattening of the field near the pad can be carried out more certainly. In this case, said protection insulation layer thickness and thickness of said 1st electric conduction film can be made into abbreviation identitas, then the flat field which does not almost have a level difference in the field near the pad.

[0017] Moreover, the 1st electric conduction film which this invention is an electro-optic device which displays an image according to the signal inputted through the pad on a substrate, is formed on the field of said substrate, and has a part corresponding to said pad in order to solve the above-mentioned technical problem. It is formed on the field of said substrate. Said 1st electric conduction film The 1st interlayer insulation film of a wrap, The 2nd electric conduction film which is formed on the field of said 1st interlayer insulation film, and has a part corresponding to said pad, It is an insulating layer while [the 2nd layer] consisting of two or more insulating layers by which the laminating was carried out on the field of said 1st interlayer insulation film. While some insulating layers of said two or more insulating layers avoid the pad formation field which consists of a field in which said pad is formed, and a surrounding field of the pad concerned and are formed Other insulating layers are characterized by providing the 3rd electric conduction film which contacts said 2nd electric conduction film through the aperture formed in the insulating layer, and the insulating layer besides the above, and constitutes said pad between the 2nd layer formed over the field including said pad formation field.

[0018] According to this electro-optic device, some insulating layers which constitute the 2nd interlayer insulation film avoid a pad formation field, and are formed. For this reason, as compared with the case where all of insulating layers are formed between the 2nd layer so that a pad formation field may also be reached, the level difference which produces only the part of a part of insulating layer thickness concerned on the 3rd electric conduction film can be stopped. For this reason, the defective continuity of the pad constituted with the 3rd electric conduction film concerned and wiring of mounting components can be prevented for the reason same with the electro-optic device mentioned above having been shown. In addition, it is good also as what avoided the border field from the pad formation field concerned to [like the above / adds said some of insulating layers to said pad formation field, and] the border of said substrate also in this electro-optic device, and was formed, or good also as a thing including the field between the pads which adjoin said pad formation field on said substrate among said two or more pads which make a train.

[0019] Moreover, in this electro-optic device, the configuration which prepared said aperture over most fields corresponding to said 3rd electric conduction film among insulating layers besides the above is desirable. If it carries out like this, since the 2nd electric conduction film and the 3rd electric conduction film can be contacted over the large field corresponding to the aperture concerned, the resistance in the pad concerned can be held down low.

[0020] In addition, when this aperture is prepared, it is desirable for an insulating layer besides the above to consider the periphery section located in said pad formation field among said 2nd electric conduction film as a wrap configuration. If it carries out like this, since it can suppress that the 2nd electric

conduction film exfoliates from the front face of the 1st interlayer insulation film in the periphery section, it can stop moisture etc. permeating from this exfoliation part and becoming the cause of the corrosion of the 2nd electric conduction film. It is desirable to form said 1st electric conduction film inside the inner circumference edge of said aperture in this case furthermore. If it carries out like this, as compared with the case where it is formed so that the 1st electric conduction film may lap with other insulating layers, only the part of the thickness of the 1st electric conduction film can stop the height of the front face of other insulating layers low. If it puts in another way, as compared with the case where the 1st electric conduction film is not prepared, only the part of the thickness of the 1st electric conduction film concerned can maintain highly the height near the center section of the 3rd electric conduction film. Therefore, since the level difference formed in the field near [concerned] the pad can be stopped, defective continuity can be obstructed more certainly.

[0021] most fields corresponding to a pad among other insulating layers on the other hand -- crossing -- said aperture -- not preparing -- said -- others -- it is good also as a configuration which prepared two or more apertures in the field corresponding to said pad among insulating layers. If it carries out like this, since only the part of other insulating layer thickness can maintain highly the height of fields other than the field corresponding to an aperture among the 3rd electric conduction film, flattening of the field near the pad can be carried out more. In addition, when this configuration is taken, you may make it said two or more apertures distributed equally [abbreviation] in the field covered with said 3rd electric conduction film, and may make it unevenly distributed near [which counters among the fields covered with said abbreviation rectangle-like 3rd electric conduction film] the two sides. When taking the latter configuration, it is also desirable to prepare an aperture [near the center section of said 3rd electric conduction film] further.

[0022] Moreover, it is the case where two or more apertures are prepared in other insulating layers as mentioned above, and when connecting the 3rd electric conduction film and the terminal of mounting components through a flow particle, it is desirable to be selected so that said flow particle may get into the hollow where the magnitude of the aperture concerned was formed in said 3rd electric conduction film corresponding to said aperture. If it carries out like this, since the flow particle which got into the hollow can avoid moving from the location, a flow particle can certainly be located between the terminal of the above-mentioned mounting components, and the 3rd electric conduction film. It is desirable to select the magnitude of said aperture so that said a part of flow particle which furthermore got into the hollow of said 3rd electric conduction film in this case may project to the front face of the 3rd electric conduction film concerned. If a flow particle enters the hollow of the 3rd electric conduction film completely, although this flow particle becomes what cannot contribute to a flow with the terminal of mounting components, and a pad at all, by selecting the magnitude of an aperture as mentioned above, it can suppress this situation, consequently can aim at both flow more certainly.

[0023] Moreover, in the electro-optic device concerning this invention, the configuration which the 1st electric conduction film and the 2nd electric conduction film concerned contacted through the aperture prepared in the field to which said 1st electric conduction film and 2nd electric conduction film counter among said 1st interlayer insulation film is desirable. If it carries out like this, the resistance in the pad concerned can be held down low.

[0024] In addition, since the touch area of the configuration which prepared said aperture over most fields corresponding to said 3rd electric conduction film among said 1st interlayer insulation film, then the 1st electric conduction film and the 2nd electric conduction film can be enlarged in this case, resistance can be more sharply made low. On the other hand, among the configuration which prepared two or more apertures in the field corresponding to said 3rd electric conduction film in said 1st interlayer insulation film, then the 1st interlayer insulation film, in parts other than an aperture, since only the part of the thickness of the 1st interlayer insulation film concerned can maintain the height of the 3rd electric conduction film highly, the field near the pad can be made into a flat field with few level differences.

[0025] Moreover, in the electro-optic device concerning this invention, the thin film transistor formed on the field of said substrate is provided, said 1st electric conduction film is formed from the same layer as the gate electrode of said thin film transistor, and, as for said 2nd electric conduction film, it is desirable to be formed from the same layer as the source electrode of said thin film transistor. If it carries out like this, since the component near the pad can be formed in coincidence, in the formation process of a thin film transistor, a production process can be simplified more. In addition, the thin film transistor in this case may be for controlling the electrical potential difference which is connected to a pixel electrode and impressed to the pixel electrode concerned, or may be a thin film transistor contained in the drive circuit formed on the substrate. In addition, in the case of the former, said 3rd electric conduction film can simplify further the thing formed from the same layer as said pixel electrode, then a production process.

[0026] Moreover, in order to solve the above-mentioned technical problem, the electronic equipment concerning this invention is characterized by having the electro-optic device mentioned above. As mentioned above, since the defective continuity of a pad and the terminal of mounting components can be obstructed effectively, according to the electro-optic device concerning this invention, also in the electronic equipment which carried this, high dependability is securable.

[0027] In order to solve the above-mentioned technical problem, moreover, the manufacture approach of the electro-optic device concerning this invention The 1st process which forms the 1st electric conduction film which is the manufacture approach of the electro-optic device which displays an image according to the signal inputted through the pad on a substrate, and has a part corresponding to said pad on the field of said substrate, The 2nd process which forms the 1st interlayer insulation film of a wrap for said 1st electric conduction film on the field of said substrate, The 3rd process which forms the 2nd electric conduction film which has a part corresponding to said pad on the field of said 1st interlayer insulation film, The 4th process which avoids the pad formation field which consists of a field corresponding to said pad, and a surrounding field of the pad concerned, and forms the 2nd interlayer insulation film on the field of said 1st interlayer insulation film, It is characterized by having the 5th process which forms the 3rd electric conduction film in contact with said 2nd electric conduction film as said pad.

[0028] Moreover, other manufacture approaches of the electro-optic device concerning this invention The 1st process which forms the 1st electric conduction film which is the manufacture approach of the electro-optic device which displays an image according to the signal inputted through the pad on a substrate, and has a part corresponding to said pad on the field of said substrate, The 2nd process which forms the 1st interlayer insulation film of a wrap for said 1st electric conduction film on the field of said substrate, The 3rd process which forms the 2nd electric conduction film which has a part corresponding to said pad on the field of said 1st interlayer insulation film, It is the process which carries out the laminating of two or more insulating layers, and forms the 2nd interlayer insulation film on the field of said 1st interlayer insulation film. The 4th process which forms other insulating layers over a field including said pad formation field while avoiding and forming the pad formation field which consists some insulating layers of said two or more insulating layers of a field corresponding to said pad, and a surrounding field of the pad concerned, It is characterized by having the 5th process which forms the 3rd electric conduction film which contacts said 2nd electric conduction film through the aperture formed in the insulating layer besides the above as said pad.

[0029] According to the electro-optic device obtained by these manufacture approaches, the defective continuity between a pad and the terminal of mounting components can be effectively obstructed for the reason same with having mentioned above.

[0030] When it applies to the electro-optic device possessing the thin film transistor formed on said substrate in the above-mentioned manufacture approach, while making said 1st process into the process which forms said 1st electric-conduction film from the same layer as the gate electrode concerned with formation of the gate electrode of said thin film transistor, it is desirable to make said

3rd process into the process which forms said 2nd electric-conduction film from the same layer as the source electrode concerned with formation of the source electrode of said thin film transistor. If it carries out like this, since it will become unnecessary to perform separately the process which forms the 1st electric conduction film and the 2nd electric conduction film on a substrate, simplification of a production process is attained.

[0031] Moreover, when said thin film transistor is what is connected to the pixel electrode which impresses an electrical potential difference to electrooptic material, it is desirable to make said 5th process into the process which forms said 3rd electric conduction film from the same layer as the pixel electrode concerned with formation of said pixel electrode. If it carries out like this, since it is not necessary to perform independently the process for forming the 3rd electric conduction film, a production process can be simplified further.

[0032] Furthermore, in the above-mentioned manufacture approach, it is desirable to include the process which removes to coincidence the field corresponding to an aperture and said pad formation field for connecting electrically a thin film transistor and said pixel electrode concerned among said 2nd interlayer insulation film formed on said substrate in said 4th process. If it carries out like this, a production process can be simplified as compared with the case where the aperture for connecting a thin film transistor and a pixel electrode and the process for removing a pad formation field are performed separately respectively.

[0033]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained with reference to a drawing. The gestalt of this operation cannot show one mode of this invention, cannot limit this invention, and can change it into arbitration within the limits of the technical thought of this invention. In addition, in each drawing shown below, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, the scale is changed for each class or every each part material.

[0034] <A-1:1st operation gestalt> <A-1-1: -- configuration [of an electro-optic device] > -- the 1st operation gestalt which applied this invention to liquid crystal equipment using liquid crystal as electrooptic material is explained first. Drawing 1 is the top view showing the configuration of the liquid crystal equipment concerning this operation gestalt. The liquid crystal equipment 101 shown in this drawing is liquid crystal equipment of the active matrix which used TFT (Thin Film Transistor) as a switching element. Furthermore, in addition to TFT which controls whether a data signal is written in a pixel electrode, liquid crystal equipment 101 has composition formed on the substrate also about TFT which constitutes a drive circuit (a scanning-line drive circuit and data-line drive circuit).

[0035] As shown in drawing 1, liquid crystal equipment 101 has the composition that liquid crystal, such as TN (Twisted Nematic) mold, was enclosed with the field surrounded by both substrates and the sealant 40 as electrooptic material while the active-matrix substrate 20 and the opposite substrate 30 which counter mutually are stuck through the abbreviation rectangle-like sealant 40. The active-matrix substrate 20 and the opposite substrate 30 are insulating plate-like part material which has light transmission nature, such as glass, and a quartz and plastics. Among these, on the opposed face with the active-matrix substrate 20 in the opposite substrate 30, while the counterelectrode which consists of transparence electrical conducting materials, such as ITO (Indium Tin Oxide), over the whole surface is formed, the protection-from-light layer 31 for shading fields other than the field which can contribute to a display etc. is formed. On the other hand, a pixel electrode, TFT, etc. are formed on the field of the active-matrix substrate 20. In addition, although the polarizing plate for reflecting incident light, the phase contrast plate for compensating the interference color, etc. are stuck on the outside front face of the active-matrix substrate 20 and the opposite substrate 30 in fact, since there is no direct relation, the illustration and explanation are abbreviated to this invention.

[0036] Here, the active-matrix substrate 20 has the part (it is hereafter written as an "overhang field") 201 jutted out from the border of the opposite substrate 30. And two or more pads 221 into which the

various signals from the external circuit which is not illustrated are inputted, and the scanning-line drive circuit 211 and the data-line drive circuit 212 which ****(ed) and was connected to each pad 221 concerned through wiring 213 are formed in this overhang field 201. This scanning-line drive circuit 211 and the data-line drive circuit 212 are circuits containing TFT directly formed on the active-matrix substrate 20, according to the signal inputted from each pad 221, generate a scan signal and a data signal, respectively, and output them.

[0037] Moreover, two or more scanning lines which extend in the predetermined direction, and two or more data lines which extend in the direction which intersects the scanning line concerned are formed in the field (it is hereafter written as a "viewing area") corresponding to the inside of a sealant 40 among the active-matrix substrates 20 (both illustration abbreviation). Furthermore, corresponding to each crossover of the scanning line and the data line, the pixel electrode connected to the scanning line and the data line through TFT and the TFT concerned is prepared in the viewing area. Two or more pixel electrodes counter the counterelectrode on the opposite substrate 30 on both sides of liquid crystal while they are formed with transparence electrical conducting materials, such as ITO, and arranging them in the shape of a matrix. According to the electrical potential difference on which the liquid crystal inserted between the pixel electrode and the counterelectrode was impressed between two electrodes, the direction of orientation changes under this configuration.

[0038] Next, drawing 2 is the sectional view showing the configuration near [which was prepared in the viewing area corresponding to each pixel] TFT24. As shown in this drawing, the silicon layer 241 is formed in the front face of the active-matrix substrate 20 by making into a substrate the substrate protective coat 281 which consists of SiO₂ (oxidation silicon) etc. The front face of this silicon layer 241 is covered by gate dielectric film 282. And the field which laps with the gate electrode 242 on both sides of gate dielectric film 282 among this silicon layer 241 is channel field 241a. This gate electrode 242 is a part of scanning line. On the other hand, the front face of the substrate protective coat 281 in which the silicon layer 241 and the gate electrode 242 were formed is covered with the 1st interlayer insulation film 283 which consists of SiO₂ etc.

[0039] Moreover, as shown in drawing 2, while low concentration source field 241b and high concentration source field 241S are prepared in the source side of channel field 241a among the silicon layers 241, low concentration drain field 241c and high concentration drain field 241D are prepared in the drain side of channel field 241a, and it has the so-called LDD (Lightly Doped Drain) structure. Among these, high concentration source field 241S are connected to the source electrode 243 through the contact hole punctured over gate dielectric film 282 and the 1st interlayer insulation film 283. This source electrode 243 is constituted as a part of data line (it extends to the space perpendicular direction in drawing 2) mentioned above. On the other hand, high concentration drain field 241D is connected to the drain electrode 244 which consists of the same layer as the source electrode 243 through the contact hole punctured over gate dielectric film 282 and the 1st interlayer insulation film 283.

[0040] The front face of the 1st interlayer insulation film 283 in which the source electrode 243 and the drain electrode 244 were formed is covered with the 2nd interlayer insulation film 284 which consists of an acrylic resin ingredient etc. And the pixel electrode 23 mentioned above is connected to the drain electrode 244 through contact hole 23a prepared in the 2nd interlayer insulation film 284 concerned while it is formed on the field of this 2nd interlayer insulation film 284. That is, the pixel electrode 23 is connected to high concentration drain field 241D of the silicon layer 241 through the drain electrode 244.

[0041] In addition, TFT of the N channel mold which constitutes TFT contained in the scanning-line drive circuit 211 and the data-line drive circuit 212, i.e., the inverter contained in a shift register, for example among these drive circuits, and a P channel mold has the same composition as the above TFT24 except for the point which is not connected with the pixel electrode 23 so that explanation of a next manufacture process may be explained in full detail.

[0042] Next, the configuration of the pad 221 formed in the overhang field 201 of the active-matrix

substrate 20 is explained. As shown in drawing 1, the pad 221 which functions as an input terminal of the signal given from the external device is formed so that a train may be made along the border of the active-matrix substrate 20. Here, drawing 3 (a) is the sectional view showing a this about 221 pad configuration, and drawing 3 (b) is the sectional view showing an about 221 pad [in the condition of having joined FPC9 shown in the active-matrix substrate 20 and above-shown drawing 24] configuration.

[0043] As shown in drawing 3 (a), on wrap gate dielectric film 282, the 1st electric conduction film 271 and the 2nd electric conduction film 272 which have a part corresponding to a pad 221 for the active-matrix substrate 20, and the 3rd electric conduction film 273 which constitutes the pad 221 concerned are formed. Among these, while being formed from the layer as the gate electrode 242 (namely, scanning line) mentioned above with the same 1st electric conduction film 271, the 2nd electric conduction film 272 is formed from the same layer as the source electrode 243 (and drain electrode 244) mentioned above. Here, although it is as having illustrated and explained drawing 2 that the 1st interlayer insulation film 283 intervenes between the gate electrode 242 and the source electrode 243 in a viewing area, this 1st interlayer insulation film 283 is formed so that the overhang field 201 may also be reached. However, aperture 272a is prepared in the part corresponding to a pad 221 among the 1st interlayer insulation film 283, and the 1st electric conduction film 271 and the 2nd electric conduction film 272 carry out field contact through the aperture 272a concerned. On the contrary, in the field between pad 221 adjoining comrades, the 1st interlayer insulation film 283 is formed like the viewing area. Thus, it is for [from the pad 221 to the scanning-line drive circuit 211 or the data-line drive circuit 212] ****(ing) and holding down the resistance of wiring 213 low to make it flow through the 1st electric conduction film 271 and the 2nd electric conduction film 272.

[0044] Moreover, the 3rd electric conduction film 273 equivalent to a pad 221 is formed from the same layer as the pixel electrode 23 mentioned above. Here, although it is as having mentioned above that the 2nd interlayer insulation film 284 intervenes between the pixel electrode 23 and the source electrode 243 in a viewing area, this 2nd interlayer insulation film 284 is formed so that not only a viewing area but the overhang field 201 may be reached. However, the 2nd interlayer insulation film 284 in this operation gestalt is not formed in pad formation field 201a which consists of a field in which each pad 221 was formed, and a surrounding field (namely, field which is a field of the outside of each pad 221 and surrounds the pad 221 concerned) of each pad 221 concerned, as shown in drawing 1. In addition, since the 2nd interlayer insulation film 284 is not formed in pad formation field 201a in this way, in drawing 3 (a), the 2nd interlayer insulation film 284 concerned has not appeared. moreover, in this operation gestalt, as shown in drawing 1, the field between each of two or more pads 221 which makes a train on the active-matrix substrate 20 is also included in pad formation field 201a, and the 2nd interlayer insulation film 284 is not formed in this field, either.

[0045] Furthermore, in addition to the above-mentioned pad formation field 201a, in this operation gestalt, the 2nd interlayer insulation film 284 is not formed in field (it is hereafter written as "border field") 201b to the border which approaches each pad 221 concerned in the active-matrix substrate 20 from the pad formation field 201a concerned. Thus, in this operation gestalt, since it is formed so that the 2nd interlayer insulation film 284 may avoid pad formation field 201a and border field 201b, the 3rd electric conduction film 273 which constitutes a pad 221 serves as a configuration of a cross-sectional-view concave, as it is formed so that the 2nd electric conduction film 272 concerned may be contacted with a wrap, and the front face of the 2nd electric conduction film 272 is shown in drawing 3 (a). By this configuration, the 1st electric conduction film 271, the 2nd electric conduction film 272, and the 3rd electric conduction film 273 flow mutually.

[0046] And FPC9 shown in drawing 24 is joined by the about 221-pad field among these active-matrix substrates 20. That is, while arranging the active-matrix substrate 20 and FPC9 so that a pad 221 and the metal lead wire 91 of FPC9 may counter on both sides of ACF93, where the adhesives 932 of ACF93 are heated, both are stuck by pressure. At this time, as shown in drawing 3 (b), a flow with a pad

221 and FPC9 is obtained by contact on the metal lead wire 91 and the whole front face of the 3rd electric conduction film 273.

[0047] As explained above, in the liquid crystal equipment 101 concerning this operation gestalt, the 2nd interlayer insulation film 284 of a wrap is formed in the active-matrix substrate 20 so that pad formation field 201a and border field 201b may be avoided. That is, the 2nd interlayer insulation film 284 is not formed between the 2nd electric conduction film 272 and the 3rd electric conduction film 273 or between pad 221 adjoining comrades. Therefore, when the 3rd electric conduction film 273 is formed so that the front face of the 2nd electric conduction film 272 may be covered, as compared with the conventional liquid crystal equipment shown in drawing 23, only the part of the thickness of the 2nd interlayer insulation film 284 can make shallow the depth of the concave inside of the 3rd electric conduction film 273. For this reason, since the adhesives 932 of FPC9 can fully enter into the inside of the 3rd electric conduction film 273, they can use the whole front face of the 3rd electric conduction film 273 for junction to FPC9. Thus, since the area of the part in contact with FPC9 in a pad 221 (the 3rd electric conduction film 273) is fully securable, it can be made to flow through a pad 221 and the metal lead wire 91 of FPC9 concerned certainly through the flow particle 931 according to the liquid crystal equipment 101 concerning this operation gestalt. In this way, as a result of preventing the defective continuity between both, the yield of liquid crystal equipment improves. Moreover, since the 3rd electric conduction film 273 is formed so that the front face of the 2nd electric conduction film 272 may be covered, a flow with the 2nd electric conduction film 272 and the 3rd electric conduction film 273 becomes a much more positive thing.

[0048] Furthermore, in this liquid crystal equipment 101, the 2nd interlayer insulation film 284 is formed so that border field 201b may also be avoided in addition to pad formation field 201a. For this reason, since the level difference of the field near the pad 221 and border field 201b can be lessened, junction to the active-matrix substrate 20 and FPC9 can be performed easily.

[0049] A <A-1-2:manufacture process>, next the manufacture process of the liquid crystal equipment 101 concerning this operation gestalt are explained. First, with reference to drawing 4 thru/or drawing 6, the manufacture process of liquid crystal equipment 101, especially the manufacture process about each component on the active-matrix substrate 20 are explained. In addition, each sectional view shown in drawing 4 thru/or drawing 6 supports the cross section (drawing left-hand side) of the field in which a drive circuit is formed among the cross sections of the A-A' line in drawing 1, the cross section (center of a drawing) of the field in which TFT24 is formed, and the cross section (drawing right-hand side) of pad formation field 201a and border field 201b, respectively. In addition, in the following explanation, each high impurity concentration is expressed as high impurity concentration after activation annealing.

[0050] First, as shown in drawing 4 (a), the substrate protective coat 281 which consists of silicon oxide etc. is formed in the front face of the active-matrix substrate 20 which are insulating substrates, such as a quartz substrate and a glass substrate. Next, after forming the amorphous silicon layer 501 using the ICVD method, a plasma-CVD method, etc., crystal grain is grown up by the laser annealing method or the rapid heating method, and it considers as a polish recon layer. Furthermore, as shown in drawing 4 (b), patterning of the polish recon layer concerned is carried out by the photolithography method, and it leaves the island-like silicon layers 241, 251, and 261. Among these, the silicon layer 241 constitutes TFT (it may be hereafter written as "TFT for pixels") 24 which is formed in a viewing area and connected to the pixel electrode 23, and the silicon layers 251 and 261 constitute TFT (it may be hereafter written as "TFT for drive circuits") 25 and 26 of the P channel mold contained in the scanning-line drive circuit 211 or the data-line drive circuit 212, and an N channel mold, respectively.

[0051] Next, the gate dielectric film 282 with which thickness consists of silicon oxide which is about 30nm - about 200nm is formed in all the front faces of a silicon layer by the plasma-CVD method, the oxidizing [thermally] method, etc. Here, in case gate dielectric film 282 is formed using the oxidizing [thermally] method, crystallization of the silicon layers 241, 251, and 261 can also be performed, and these silicon layers can be used as a polish recon layer. In performing a channel dope, it drives in boron

ion with the dose of abbreviation $1 \times 10^{12} \text{cm}^{-2}$ to this timing, for example. Consequently, as for the silicon layers 241, 251, and 261, high impurity concentration serves as a silicon layer of the low concentration P type of abbreviation $1 \times 10^{17} \text{cm}^{-3}$.

[0052] Next, as shown in drawing 4 (c), the electric conduction film 502 for gate electrode formation which consists of doped silicon, the silicide film or aluminum film, metal membranes, such as chromium film and tantalum film, etc. is formed in the whole front face of gate dielectric film 282. The thickness of the electric conduction film 502 concerned is about 200nm in general.

[0053] Next, the mask 503 for patterning is formed in the front face of the electric conduction film 502 for gate electrode formation, patterning is performed in this condition, and as shown in drawing 4 (d), the gate electrode 252 which constitutes TFT25 for drive circuits of a P channel mold is formed. Since the part corresponding to TFT24 for pixels and TFT26 for drive circuits of an N channel mold is covered with the mask 503 for patterning among the electric conduction film 502 for gate electrode formation at this time, it is not removed on the occasion of the above-mentioned patterning. Moreover, the part corresponding to a pad 221 is not removed among the electric conduction film 502 for gate electrode formation, either.

[0054] Then, the ion implantation of the boron ion is carried out with about $1 \times 10^{15} \text{cm}^{-2}$ dose to the silicon layer 251, using as a mask the electric conduction film 502 for gate electrode formation which remained without being removed in the above-mentioned patterning as shown in drawing 4 (e). Consequently, high-concentration source field 251S and drain field 251D of $1 \times 10^{20} \text{cm}^{-3}$ are formed for high impurity concentration in self aryne to the gate electrode 252. The field covered with the gate electrode 252 among the silicon layers 251 is set to channel field 251a.

[0055] Next, as shown in drawing 5 (a), the mask 504 for wrap patterning is formed for the field in which the gate electrode of TFT24 for pixels and the gate electrode of TFT26 for drive circuits of an N channel mold should be completely formed with a wrap in the part corresponding to TFT25 for drive circuits of a P channel mold. At this time, the field which should serve as the 1st electric conduction film 271 in pad formation field 201a at coincidence is also a wrap by the mask 504 for patterning. Then, as shown in drawing 5 (b), patterning of the electric conduction film 502 for gate electrode formation is carried out using the mask 504 for patterning, and the gate electrode 242 of TFT24 for pixels, the gate electrode 262 of TFT26 for drive circuits of an N channel mold, and the 1st electric conduction film 271 in the overhang field 201 are formed in coincidence.

[0056] Next, the ion implantation of the phosphorus ion is carried out with the dose of $1 \times 10^{15} \text{cm}^{-2}$, with the mask 504 for patterning left. Consequently, an impurity is introduced in self aryne to the mask 504 for patterning, and the high concentration source fields 241S and 261S and the high concentration drain fields 241D and 261D are formed into the silicon layer 241 and 261. Here, the field where high-concentration Lynn is not introduced among the silicon layers 241 and 261 is larger than the field covered with the gate electrodes 242 and 262. Therefore, in the silicon layers 241 and 261, the field where high-concentration Lynn is not introduced is formed between the gate electrodes 242 and 262, and the high concentration source fields 241S and 261S and the high concentration drain fields 241D and 261D (namely, both sides of the gate electrodes 242 and 262).

[0057] Subsequently, the mask 504 for patterning is removed and the ion implantation of the phosphorus ion is carried out with the dose of $1 \times 10^{13} \text{cm}^{-2}$ in this condition. Consequently, a low-concentration impurity is introduced into the silicon layers 241 and 261 in self aryne to the gate electrodes 242 and 262, and as shown in drawing 5 (c), the low concentration source fields 241b and 261b and the low concentration drain fields 241c and 261c are formed. On the other hand, the channel formation fields 241a and 261a are formed in the field which laps with the gate electrodes 242 and 262, respectively. Then, as shown in drawing 5 (d), while forming the 1st interlayer insulation film 283 over the whole surface of the active-matrix substrate 20, a contact hole is formed in the location corresponding to each source electrode of TFT, and a drain electrode by carrying out patterning of the 1st interlayer insulation film 283 concerned using the photolithography method. At this time, the part corresponding to

each pad 221 is removed among the 1st interlayer insulation film 283 to coincidence, and aperture 272a for contacting the 1st electric conduction film 271 and the 2nd electric conduction film 272 is formed. [0058] Next, the electric conduction film 505 which consists of metals, such as aluminum, and chromium, a tantalum, is formed so that the 1st interlayer insulation film 283 may be covered. The thickness of this electric conduction film 505 is 200nm thru/or about 300nm in general. Then, the field in which the source electrode and drain electrode of TFT 24, 25, and 26 should be formed among the electric conduction film 505, While forming the mask 506 for patterning so that the field in which the 2nd electric conduction film 272 in pad formation field 201a should be formed may be covered Patterning of the electric conduction film 505 concerned is carried out, and the source electrodes 243, 253, and 263 shown in drawing 5 (e), the drain electrodes 244 and 254, and the 2nd electric conduction film 272 are formed in coincidence.

[0059] Subsequently, as shown in drawing 6 (a), the 2nd interlayer insulation film 284 of a wrap is formed for the 1st interlayer insulation film 283 with which these were formed with resin ingredients, such as acrylic. As for this 2nd interlayer insulation film 284, it is desirable to be formed in the thickness of about 1 micrometer thru/or about 2 micrometers. Then, as shown in drawing 6 (b), etching etc. removes the part corresponding to the drain electrode 244 of TFT24 for pixels among the 2nd interlayer insulation film 284 concerned, and contact hole 23a is formed. At this time, the field corresponding to pad formation field 201a and border field 201b is also removed among the 2nd interlayer insulation film 284 to coincidence.

[0060] Then, the thin film which consists of transparence electrical conducting materials, such as ITO, so that the whole surface of the active-matrix substrate 20 may be covered is formed. And the 3rd insulator layer 273 located in the top face of the 2nd electric conduction film 272 is formed as a pad 221 at the same time it forms the drain electrode 244 and the flowing pixel electrode 23 through contact hole 23a of the 2nd interlayer insulation film 284 of the above, as by carrying out patterning of the thin film concerned shows to drawing 6 (c). Furthermore, while forming the orientation film so that the viewing area of the active-matrix substrate 20 concerned may be covered, rubbing processing is performed in the predetermined direction to the orientation film concerned.

[0061] In this way, among the active-matrix substrates 20 with which each component was formed, along the opposite substrate 30 and the border of the field which should counter, photo-setting resin ink is drawn by the dispenser, and the non-hardened sealant 40 is formed. The liquid crystal inlet 41 is formed in a part of sealant 40 at this time.

[0062] On the other hand, while forming a counterelectrode and the protection-from-light layer 31 independently [the active-matrix substrate 20] on one field of the opposite substrate 30 which is a transparent insulating substrate, the orientation film is applied and rubbing processing is performed in the predetermined direction.

[0063] Next, it is made to counter so that the orientation film formed in each substrate in the active-matrix substrate 20 obtained according to the above process and the opposite substrate 30 may turn to the inside, the non-hardened sealant 40 is stiffened, and both substrates are stuck. Then, liquid crystal is poured in through the liquid crystal inlet 41 by using a liquid crystal injector the active-matrix substrate 20, the opposite substrate 30, and in between. And the liquid crystal inlet 41 is closed with encapsulant 42, and liquid crystal equipment 101 is completed.

[0064] In the manufacture approach of the liquid crystal equipment 101 applied to this operation gestalt as explained above The 1st electric conduction film 271 and the gate electrode of TFT (TFT for pixels, and TFT for drive circuits) corresponding to a pad 221, The 2nd electric conduction film 272 corresponding to a pad 221, the 3rd electric conduction film 273 which constitutes the source electrode (and drain electrode) of TFT and a pad 221, and the pixel electrode 23 are formed from the same layer in the respectively same process. In addition, in this operation gestalt, the field which is equivalent to pad formation field 201a and border field 201b among the 2nd interlayer insulation film 284 concerned is removed at the same time it forms contact hole 23a for connecting TFT24 for pixels, and the pixel

electrode 23 in the 2nd interlayer insulation film 284. For this reason, it is not necessary to add the special process for a pad 221 being formed at the same time it forms TFT, and forming a pad 221. Therefore, liquid crystal equipment equipped with the pad which defective continuity cannot produce easily can be manufactured, securing productive efficiency equivalent to manufacture of common liquid crystal equipment equipped with TFT.

[0065] With reference to the <A-2:2nd operation gestalt>, next drawing 7, the liquid crystal equipment concerning the 2nd operation gestalt of this invention is explained. As above-shown drawing 1 was illustrated and explained, in the liquid crystal equipment 101 concerning the above-mentioned 1st operation gestalt, the 2nd interlayer insulation film 284 considered as the configuration formed so that border field 201b might be avoided in addition to pad formation field 201a. On the other hand, as shown in drawing 7, the liquid crystal equipment 102 concerning this operation gestalt is the point which is formed so that the 2nd interlayer insulation film 284 may avoid only pad formation field 201a, and is formed in border field 201b, and differs in the liquid crystal equipment 101 shown in the above-mentioned 1st operation gestalt.

[0066] In the liquid crystal equipment 102 concerning this operation gestalt, since it is formed so that the 2nd interlayer insulation film 284 may avoid pad formation field 201a, the 2nd interlayer insulation film 284 does not exist between the 2nd electric conduction film 272 and the 3rd electric conduction film 273 or between pad 221 adjoining comrades. Therefore, the 3rd electric conduction film 273 is formed so that the front face of the 2nd electric conduction film 272 may be covered, and only in the part of the thickness of the 2nd interlayer insulation film 284, the depth of the concave inside of the 3rd electric conduction film 273 becomes shallow. For this reason, since the adhesives 932 of ACF93 can be made to fully enter into the inside of the 3rd electric conduction film 273, the area of the part in contact with FPC9 in a pad 221 can fully be secured, and the same effectiveness as the 1st operation gestalt of the ability to make it flowing through a pad 221 and the metal lead wire 91 of FPC9 certainly through the flow particle 931 is acquired.

[0067] The liquid crystal equipment concerning the <A-3:3rd operation gestalt>, next the 3rd operation gestalt of this invention is explained. In the above-mentioned 1st or 2nd operation gestalt, the configuration which the 2nd interlayer insulation film 284 becomes from a monolayer was illustrated. On the other hand, the liquid crystal equipment concerning this operation gestalt takes the configuration which the 2nd interlayer insulation film 284 becomes from two or more layers.

[0068] Drawing 8 is the sectional view showing an about 24 TFT [which was formed in the viewing area among the active-matrix substrates 20] (for pixels) configuration. As shown in this drawing, in the liquid crystal equipment concerning this operation gestalt, the reflecting layer 29 which consists of an ingredient which has light reflex nature, such as aluminum and silver, is formed between the 2nd interlayer insulation film 284 and the pixel electrode 23. It reflects on the front face of the reflecting layer 29 concerned, outgoing radiation of the outdoor daylight which carried out incidence from the bottom of this configuration and the opposite substrate 30 side, such as sunlight and indoor illumination light, is carried out to the opposite substrate 30 side, and, thereby, the so-called reflective mold display is realized. Furthermore, in this operation gestalt, the 2nd interlayer insulation film 284 which intervenes between the 1st interlayer insulation film 283 and the pixel electrode 23 consists of two-layer [of bottom insulating-layer 284a located in the 1st interlayer insulation film 283 side concerned, and top insulating-layer 284b located in the pixel electrode 23 side]. It is as follows when it explains in full detail.

[0069] In this operation gestalt, the front face (namely, front face of top insulating-layer 284b) which touches a reflecting layer 29 among the 2nd interlayer insulation film 284 is the split face in which much detailed irregularity (illustration abbreviation) was formed. Therefore, the irregularity (namely, dispersion structure) reflecting the split face concerned will be formed in the front face of the reflecting layer 29 formed in the shape of a thin film on this split face. Consequently, since outgoing radiation of it is carried out to the opposite substrate 30 side after the incident light from the opposite substrate 30 side is moderately scattered about in the front face of the reflecting layer 29 concerned, it can avoid the

specular reflection in the reflecting layer 29 front face concerned, and can secure the large angle of visibility. And in this operation gestalt, in order to carry out surface roughening of the front face of the 2nd interlayer insulation film 284, the approach shown below is used. That is, while forming a resin layer so that the 1st interlayer insulation film 283 with which the source electrode 243 etc. was formed may be covered first, while on the front face of an insulating layer concerned, etching removes many detailed parts in a viewing area alternatively, and bottom insulating-layer 284a which has irregularity is formed in a front face. Thus, the irregularity formed of etching does not serve as a smooth split face, but has the corner. Subsequently, top insulating-layer 284b is formed by applying a resin ingredient to the front face of this bottom insulating-layer 284a. Consequently, the front face of top insulating-layer 284b turns into a split face of the shape of smooth toothing reflecting the irregularity of the bottom insulating-layer 284a front face formed previously. Thus, by forming a reflecting layer 29 on a smooth split face, the dispersion structure which had a good property in the front face of the reflecting layer 29 concerned can be formed. That is, in this operation gestalt, in order to form the reflecting layer which has a good dispersion property, a resin ingredient is applied twice, and is carried out and bottom insulating-layer 284a and top insulating-layer 284b are formed in each of this process.

[0070] Next, the configuration of the pad 221 of the liquid crystal equipment concerning this operation gestalt is explained. Drawing 9 (a) is the outline sectional view showing the configuration of each pad 221, and drawing 9 (b) is the sectional view showing the condition of having joined the active-matrix substrate 20 and FPC9. The 2nd interlayer insulation film 284 which consists of two-layer [of bottom insulating-layer 284a and top insulating-layer 284b] is formed so that not only a viewing area but the overhang field 201 may be reached. However, top insulating-layer 284b of these is prepared in the field except pad formation field 201a which consists of a field in which a pad 221 is formed, and a surrounding field of the pad 221 concerned, and border field 201b from the pad formation field 201a concerned to the border of the active-matrix substrate 20. For this reason, top insulating-layer 284b has not appeared in drawing 9 (a) and (b). As shown in drawing 9 (a) and (b), one of these and bottom insulating-layer 284a are formed so that it may result also in pad formation field 201a and border field 201b. And aperture 273a is formed in the field corresponding to a pad 221 among bottom insulating-layer 284a. Since the 3rd electric conduction film 273 which constitutes a pad 221 is formed so that the bottom insulating-layer 284a concerned may be covered, it carries out field contact with the 2nd electric conduction film 272 through aperture 273a.

[0071] Thus, in the liquid crystal equipment concerning this operation gestalt, only bottom insulating-layer 284a is formed between pad 221 adjoining comrades and between the 2nd electric conduction film 272 and the 3rd electric conduction film 273, and top insulating-layer 284b is not formed. For this reason, only the part of the thickness of top insulating-layer 284b can make thin the depth of the concave inside of the 3rd electric conduction film 273. Consequently, as shown in drawing 9 (b), adhesives 932 can fully be spread over the inside of the 3rd electric conduction film 273, and the whole front face of the 3rd electric conduction film 273 can be used for junction to FPC9. Thereby, like the liquid crystal equipment applied to the above-mentioned 1st or 2nd operation gestalt also in the liquid crystal equipment concerning this operation gestalt, the area of the part in contact with FPC9 in a pad 221 can fully be secured, and the effectiveness of the ability to make it flowing through a pad 221 and the metal lead wire 91 of FPC9 certainly through the flow particle 931 is acquired.

[0072] With reference to the <A-4:4th operation gestalt>, next drawing 10, the liquid crystal equipment 104 concerning the 4th operation gestalt of this invention is explained. In the 1st operation gestalt mentioned above, the liquid crystal equipment 101 with which the scanning-line drive circuit 211 and the data-line drive circuit 212 were directly formed on the active-matrix substrate 20 was illustrated (refer to drawing 1). On the other hand, in the liquid crystal equipment 104 concerning this operation gestalt, as shown in drawing 10, the drive circuit is not formed on the active-matrix substrate 20. That is, in this operation gestalt, IC chip which the circuit board was joined to the edge which should be joined to the active-matrix substrate 20 among FPC9 by the edge of the opposite side, and carried the scanning-

line drive circuit and the data-line drive circuit on this circuit board is mounted. Thus, in this operation gestalt, since a driving signal is given from the drive circuit prepared outside to each scanning line and each data line, the pad 222 of the number of the scanning line and the data lines and the same number is formed in the active-matrix substrate 20. Therefore, as shown in drawing 10 , the pad 222 of liquid crystal equipment 104 is numerous as compared with the pad 221 of the liquid crystal equipment 101 shown in drawing 1 , and spacing of pad 222 comrades is narrow. In addition, below, when distinguishing the pad (namely, pad 221 shown in drawing 1) in the liquid crystal equipment with which the drive circuit was directly formed on the active-matrix substrate 20, and especially the pad (namely, pad 222 shown in drawing 4) in the liquid crystal equipment with which the drive circuit was prepared outside, while writing a "large pad", a "small pad" shall be written. [the former] [the latter]

[0073] Drawing 11 (a) is the outline sectional view showing about 222 pad [of the liquid crystal equipment 104 concerning this operation gestalt] structure, and drawing 11 (b) is the sectional view showing the condition of having connected the active-matrix substrate 20 and FPC9. As shown in these drawings, about 222 pad [in this operation gestalt] layer structure is the above-mentioned 1st operation gestalt and the same structure. That is, the 3rd electric conduction film 273 which is formed from the same layer as the pixel electrode 23, and constitutes a pad 222 flows with the 2nd electric conduction film 272 which consists of the same layer as the source electrode 243 (or 253 or 263), and the 1st electric conduction film 271 which consists of the same layer as the gate electrode 242 (or 252 or 262). And the 2nd interlayer insulation film 284 which intervenes between the source electrode 243 and the pixel electrode 23 in a viewing area is formed so that pad formation field 201a and border field 201b may be avoided. However, in this operation gestalt, since spacing of pad 222 adjoining comrades and the width of face of the pad itself [each] are narrow as mentioned above, aperture 272a formed in the 1st interlayer insulation film 283 corresponding to each pad 222 also has a small area. Therefore, the front face of the 2nd electric conduction film 272 which entered into the aperture 272a concerned becomes in general flat. Consequently, if it compares with the 3rd electric conduction film 273 shown in above-shown drawing 3 , the front face of the 3rd electric conduction film 273 formed so that the 2nd electric conduction film 272 might be covered will become in general flat a clear passage. Therefore, when the active-matrix substrate 20 and FPC9 are joined, as shown in drawing 11 (b), the metal lead wire 91 of FPC9 concerned will contact the whole front face of the 3rd electric conduction film 273, and will flow.

[0074] Thus, in this operation gestalt, since it is formed like the above-mentioned 1st operation gestalt so that the 2nd interlayer insulation film 284 may avoid pad formation field 201a and border field 201b, as shown in drawing 11 (a), the 2nd interlayer insulation film 284 does not exist between pad 222 adjoining comrades or between the 2nd electric conduction film 272 and the 3rd electric conduction film 273. Consequently, since the front face of the 3rd electric conduction film 273 can be made in general flat, although spacing of pad 222 comrades and the width of face of each pad 222 are narrow, the area of the 3rd electric conduction film 273 which can be used for contact to the metal lead wire 91 of FPC9 is fully securable. Therefore, it can be made to flow through a pad 222 and the metal lead wire 91 of FPC9 certainly through the flow particle 931, and the defective continuity between both can be prevented effectively. Moreover, since the 3rd electric conduction film 273 is formed so that the front face of the 2nd electric conduction film 272 may be covered, a flow with the 2nd electric conduction film 272 and the 3rd electric conduction film 273 becomes a much more positive thing.

[0075] The <A-5:5th operation gestalt>, next drawing 12 are the top views showing the configuration of the liquid crystal equipment 105 concerning the 5th operation gestalt of this invention. As shown in this drawing, this liquid crystal equipment 105 is the point established so that the 2nd interlayer insulation film 284 may avoid only pad formation field 201a, and differs in the liquid crystal equipment 104 (refer to drawing 10) concerning the above-mentioned 4th operation gestalt which takes the configuration from which the 2nd interlayer insulation film 284 was removed over the field of the both sides of pad formation field 201a and border field 201b.

[0076] In this operation gestalt, since it is formed so that the 2nd interlayer insulation film 284 may avoid pad formation field 201a, the 2nd interlayer insulation film 284 does not exist between the 2nd electric conduction film 272 and the 3rd electric conduction film 273 or between pad 222 comrades. Consequently, it can be made in a general flat configuration the same with the front face of the 3rd electric conduction film 273 formed so that the front face of the 2nd electric conduction film 272 might be covered having been shown in above-shown drawing 11 R 1 (a) and (b). Therefore, since the whole front face of the 3rd electric conduction film 273 can be used for contact to the metal lead wire 91 of FPC9, although spacing of pad 222 comrades and the width of face of pad 222 each itself are narrow, the area of the 3rd electric conduction film 273 which can be used for contact to the metal lead wire 91 is fully securable. Therefore, it can be made to flow through a pad 222 and the metal lead wire 91 of FPC9 certainly through the flow particle 931, and the defective continuity between both can be prevented.

[0077] The liquid crystal equipment concerning the <A-6:6th operation gestalt>, next the 6th operation gestalt of this invention is explained. Although the liquid-crystal equipment concerning this operation gestalt be common to the liquid-crystal equipment showed in the above-mentioned 3rd operation gestalt in that the 2nd interlayer insulation film 284 consist of two-layer [of bottom insulating-layer 284a and top insulating-layer 284b], since a scanning-line drive circuit and a data-line drive circuit be prepare outside, there be many pads 222 as compared with the liquid-crystal equipment showed in the 3rd operation gestalt concerned, and spacing of pad 222 comrades be narrow.

[0078] Drawing 13 (a) is the outline sectional view showing the configuration of the liquid crystal equipment concerning this operation gestalt, and drawing 13 (b) is the sectional view showing the condition that the active-matrix substrate 20 and FPC9 were connected. As shown in these drawings, about 222 pad [in this operation gestalt] layer structure is the same as that of what was shown in the above-mentioned 3rd operation gestalt. That is, although the 2nd interlayer insulation film 284 is formed so that not only a viewing area but the overhang field 201 may be reached, as shown in drawing 13 (a) and (b), top insulating-layer 284b is prepared in the field except pad formation field 201a which consists of a field in which a pad 222 is formed, and a surrounding field of the pad 222 concerned, and border field 291b from the pad formation field 201a concerned to the border of the active-matrix substrate 20 among the 2nd interlayer insulation film 284 concerned. On the other hand, while bottom insulating-layer 284a is formed so that it may result also in pad formation field 201a and border field 201b, the 2nd electric conduction film 272 and the 3rd electric conduction film 273 contact through aperture 273a prepared in the field corresponding to a pad 222 among the bottom insulating-layer 284a concerned. in this case, the collar which is the cross-sectional-view concave which becomes large the shape of a taper toward a bottom side to an opening side, and is located on the field of bottom insulating-layer 284a as the 3rd electric conduction film 273 is shown in drawing 13 (a) and (b) -- it has the ground plane 2731 of a **.

[0079] Thus, in this operation gestalt, only bottom insulating-layer 284a is formed between the 2nd electric conduction film 272 and the 3rd electric conduction film 273 and between pad 222 comrades, and top insulating-layer 284b is not formed. For this reason, only the part of the thickness of top insulating-layer 284b can make thin the depth of the concave inside of the 3rd electric conduction film 273. For this reason, since the adhesives 932 of FPC9 can fully be spread over the inside of the 3rd electric conduction film 273 as shown in drawing 13 (b), the whole front face of the 3rd electric conduction film 273 can be used for junction to FPC9. Moreover, since the depth from the bottom side of the 3rd electric conduction film 273 to an opening side is shallow, the difference of the bore by the side of the bottom of the 3rd electric conduction film 273 and the bore by the side of opening becomes small. Consequently, although spacing of pad 222 comrades is narrow, the area of the ground plane 2731 of the 3rd electric conduction film 273 which can be used for contact to FPC9 is fully securable. Therefore, also in this liquid crystal equipment, the area of the part in contact with FPC9 in a pad 222 can fully be secured, it can be made to flow through a pad 222 and the metal lead wire 91 of FPC9

certainly through the flow particle 931, and the defective continuity between both can be prevented effectively.

[0080] By the way, in the above-mentioned 3rd or 6th operation gestalt, although the case where top insulating-layer 284b was formed among the 2nd interlayer insulation film 284 so that pad formation field 201a and border field 201b may be avoided was assumed, top insulating-layer 284b does not necessarily need to be formed so that these fields may be avoided. That is, while forming bottom insulating-layer 284a contrary to the above-mentioned example so that pad formation field 201a and border field 201b may be avoided, top insulating-layer 284b may be formed so that both fields may be reached. In order to form the dispersion structure of a reflecting layer 29, when forming the 2nd interlayer insulation film 284 from two-layer [of bottom insulating-layer 284a and top insulating-layer 284b], it can say that it is more desirable rather to form bottom insulating-layer 284a so that pad formation field 201a and border field 201b may be avoided. The reason is as follows. That is, after forming detailed irregularity by removing alternatively the resin layer front face used as bottom insulating-layer 284a as illustrated in the above-mentioned 3rd operation gestalt in making the front face (front face of top insulating-layer 284b) of the 2nd interlayer insulation film 284 into a split face, it is possible to take the approach of forming top insulating-layer 284b on this field. If the field corresponding to pad formation field 201a and border field 201b is removed among the bottom insulating-layer 284a concerned to removing alternatively the front face of bottom insulating-layer 284a, and coincidence when this approach is taken As compared with the case where a part of top insulating-layer 284b is removed, the process which it became independent of only for removing the part corresponding to pad formation field 201a and border field 201b among insulating layers can become unnecessary, and the manufacture process can be simplified.

[0081] Moreover, in the above-mentioned 3rd or 6th operation gestalt, although the case where the 2nd interlayer insulation film 284 was formed from two-layer was illustrated, the number of the layers which constitute the 2nd interlayer insulation film 284 concerned is not restricted to this. What is necessary is to just be formed so that some [other] layers may also reach the field concerned while the 2nd interlayer insulation film 284 consists of two or more layers and it is formed in short so that some layers of them may avoid pad formation field 201a (or both sides of pad formation field 201a and border field 201b).

[0082] The configuration of the liquid crystal equipment concerning the <A-7:7th operation gestalt>, next the 7th operation gestalt of this invention is explained. In the above-mentioned 3rd operation gestalt, aperture 273a was formed over most fields corresponding to a pad 221 among some layers (bottom insulating-layer 284a) of the 2nd interlayer insulation film 284 formed so that it might result in pad formation field 201a, and the configuration which the 2nd electric conduction film 272 and the 3rd electric conduction film 273 contact through the aperture 273a concerned was illustrated. On the other hand, while the liquid crystal equipment concerning this operation gestalt is formed so that top insulating-layer 284b may result also in pad formation field 201a among the 2nd interlayer insulation film 284, it has the composition that two or more aperture 273a was prepared in the field corresponding to the 3rd electric conduction film 273 among the top insulating-layer 284b concerned.

[0083] Drawing 14 (a) is the top view showing an about 221 pad [of the liquid crystal equipment concerning this operation gestalt] configuration, and this drawing (b) is a B-B' **** sectional view in (a). While being formed in this operation gestalt so that bottom insulating-layer 284a may avoid pad formation field 201a among the 2nd interlayer insulation film 284 as shown in drawing 1414 (a), top insulating-layer 284b is formed also in pad formation field 201a, and covers the 2nd electric conduction film 272. And in the field corresponding to a pad 221, aperture 273a of plurality (it sets in this operation gestalt and they are nine pieces) is prepared among top insulating-layer 284b. Since the 3rd electric conduction film 273 which constitutes a pad 221 is formed so that this top insulating-layer 284b may be covered, some of 3rd electric conduction film 273 concerned enters into the above-mentioned aperture 273a, and it contacts the 2nd electric conduction film 272. furthermore, in this operation gestalt, two or

more aperture 273a prepared in top insulating-layer 284b corresponding to one pad 221 is distributed in general equally over the inside of the field corresponding to the pad 221 concerned, without inclining toward the part in the field concerned namely,.

[0084] Moreover, in this operation gestalt, the magnitude of aperture 273a prepared in top insulating-layer 284b is selected corresponding to the path of the flow particle 931 for making it flow through the 3rd electric conduction film 273 and the metal lead wire 91 of FPC9. As shown in drawing 14 (b), specifically, the magnitude of each aperture 273a is selected so that the above-mentioned flow particle 931 may get into the hollow formed in the front face of the 3rd electric conduction film 273 corresponding to each aperture 273a. Furthermore, in this operation gestalt, as shown in drawing 14 (b), the magnitude of the aperture 273a concerned is selected so that the whole flow particle 931 does not enter the above-mentioned hollow completely, but only the part may get into the hollow concerned and may be crowded, namely, so that a part of flow particle 931 may project seen from the front face of the 3rd electric conduction film 273.

[0085] Thus, in this operation gestalt, since two or more aperture 273a estranged mutually is formed in the field corresponding to a pad 221 among top insulating-layer 284b, flattening of the front face of a pad 221 can be carried out over the large range. Therefore, since adhesives 932 can be easily spread all over a pad 221, it can be made to flow through a pad 221 and the metal lead wire 91 of FPC9 more certainly through the flow particle 931.

[0086] Furthermore, in this operation gestalt, the magnitude of aperture 273a is selected so that the flow particle 931 for making it flow through a pad 221 and the metal lead wire 91 of FPC9 may get into the hollow of the 3rd electric conduction film 273. At the time of junction to the active-matrix substrate 20 and FPC9, since the adhesives 932 softened with heating flow, in connection with this, it becomes easy to move the flow particle 931 here. However, as for the flow particle 931 which got into the hollow of the 3rd electric conduction film 273 as shown in drawing 14 (b), according to this operation gestalt, the location will be held in spite of a flow of the adhesives 932 concerned. Consequently, since the situation where the flow particle 931 which should be located between the pads 221 and the metal lead wire 91 used as the candidate for a flow will move with a flow of adhesives 932 is avoidable, both flow can be aimed at more certainly. Moreover, in this operation gestalt, since it is avoided that the whole flow particle 931 enters the hollow of the 3rd electric conduction film 273 completely, both flow is certainly achieved also from this viewpoint.

[0087] In addition, in this operation gestalt, although the liquid crystal equipment with which the scanning-line drive circuit 211 and the data-line drive circuit 212 are directly formed in the active-matrix substrate 20, and are equipped with the large pad 221 was illustrated, these drive circuits are prepared outside and can take the same configuration also in liquid crystal equipment equipped with the small pad 222. Namely, what is necessary is just to consider as the configuration shown in drawing 15 (a) and (b) in this case. In addition, it is desirable to select the magnitude of aperture 273a according to the magnitude of the flow particle 931 also in this case.

[0088] The liquid crystal equipment concerning the <A-8:8th operation gestalt>, next the 8th operation gestalt of this invention is explained. Drawing 16 (a) is the top view showing the configuration near the pad of the liquid crystal equipment concerning this operation gestalt, and this drawing (b) is a D-D' **** sectional view in (a). In addition, in drawing 16 (a) and (b), a scanning-line drive circuit and a data-line drive circuit are prepared outside, and liquid crystal equipment equipped with the small pad is illustrated.

[0089] In the above-mentioned 7th operation gestalt, the configuration over which two or more aperture 273a formed in top insulating-layer 284b is distributed equally [abbreviation] in the field corresponding to a pad 221 was taken. On the other hand, in this operation gestalt, as shown in drawing 16 (a) and (b), two or more aperture 273a is unevenly distributed in a specific part among the fields corresponding to a pad 222. Two or more aperture 273a is formed so that it may be unevenly distributed near [which is on the field of top insulating-layer 284b, and specifically counters among the fields of the shape of an abbreviation rectangle corresponding to a pad 222] the two sides (shorter side). In addition, in drawing

16 (a) and (b), the case where four aperture 273a is formed near the two above-mentioned sides, respectively is illustrated. In addition, in this operation gestalt, aperture 273a is formed also near the center section of the field corresponding to a pad 222. Also when this configuration is taken, the same effectiveness as the above-mentioned 7th operation gestalt is acquired. In addition, also in this operation gestalt, it is desirable to select the magnitude of aperture 273a according to the magnitude of the flow particle 931.

[0090] With reference to the <A-9:9th operation gestalt> next drawing 17 (a), and (b), the liquid crystal equipment concerning the 9th operation gestalt of this invention is explained. In the liquid crystal equipment concerning the 3rd operation gestalt shown in above-shown drawing 9, the configuration which flows through aperture 272a by which the 1st electric conduction film 271 and the 2nd electric conduction film 272 were formed in the 1st interlayer insulation film 283 was illustrated. On the other hand, in this operation gestalt, as shown in drawing 17 (a) and (b), aperture 272a is not formed in the 1st interlayer insulation film 283. Therefore, the 1st interlayer insulation film 283 intervenes between the 1st electric conduction film 271 and the 2nd electric conduction film 272, and both the electric conduction film has not flowed.

[0091] Moreover, while being formed so that the 2nd interlayer insulation film 284 in this operation gestalt may consist of two-layer [of bottom insulating-layer 284a and top insulating-layer 284b], among these bottom insulating-layer 284a may avoid pad formation field 201a, top insulating-layer 284b is formed also in pad formation field 201a. However, among top insulating-layer 284b, as shown in drawing 17 (b), aperture 273a is formed in the field corresponding to each pad 222 over the most. Since the 3rd electric conduction film 273 is formed on the field of the 2nd interlayer insulation film 284, it carries out field contact through the aperture 273a concerned at the 2nd electric conduction film 272. Furthermore, as shown in drawing 17 (b), as for aperture 273a of top insulating-layer 284b, the inner circumference edge is located inside the periphery edge of the 2nd electric conduction film 272. If it puts in another way, the periphery edge of the 2nd electric conduction film 272 is covered with top insulating-layer 284b. When this configuration is taken, it can suppress that the 2nd electric conduction film 272 exfoliates from the 1st interlayer insulation film 283 in the periphery edge. Therefore, the situation where originate in the moisture which invaded from both exfoliation part, and the 2nd electric conduction film 272 concerned corrodes can be prevented.

[0092] In addition, in this operation gestalt, the 1st electric conduction film 271 covered with the 1st interlayer insulation film 283 is formed in the field inside the inner circumference edge in aperture 273a of top insulating-layer 284b. That is, the 1st electric conduction film 271 laps with top insulating-layer 284b over the whole seen from a direction perpendicular to the substrate side of the active-matrix substrate 20. Here, when the configuration with which it laps near the periphery edge of the 1st electric conduction film 271 near the inner circumference edge of top insulating-layer 284b is taken, the height of the front face near [in the top insulating-layer 284b concerned] the inner circumference edge becomes high by the thickness of the 1st electric conduction film 271. On the other hand, according to this operation gestalt, since top insulating-layer 284b laps with the 1st electric conduction film 271, as compared with the above-mentioned case, only the part of the thickness of the 1st electric conduction film 271 can make low the height of the front face of top insulating-layer 284b. On the other hand, since the 1st electric conduction film 271 is formed in the 3rd electric conduction film 273 bottom (active-matrix substrate 20 side), as compared with that case where the 1st electric conduction film 271 concerned is not formed, as for the height of 3rd electric conduction film 273 front face, only the part of the thickness of the 1st electric conduction film 271 becomes high. Thus, according to this operation gestalt, since the height of the front face of the 3rd electric conduction film 273 is highly maintainable by the thickness of the 1st electric conduction film 271 while stopping low the height of the front face of top insulating-layer 284b, the level difference produced among both front faces can be made small. Therefore, when joining the active-matrix substrate 20 and FPC9, the adhesives 932 of FPC9 concerned can be spread over the whole surface of the 3rd electric conduction film 273. Consequently, while the

active-matrix substrate 20 and FPC are joined more certainly, it can be made to flow through a pad 222 and the metal lead wire 91 certainly through the flow particle 931.

[0093] The liquid crystal equipment concerning the <A-10:10th operation gestalt>, next the 10th operation gestalt of this invention is explained. In the above 1st and 2 operation gestalten, the configuration which removes completely the 2nd interlayer insulation film 284 in pad formation field 201a was taken. In this case, the periphery edge which resulted on the field of the 1st interlayer insulation film 283 among the 2nd electric conduction film 272 is covered only with the 3rd electric conduction film 273 so that clearly also from drawing 3 . For this reason, in case patterning of the 3rd electric conduction film 273 is carried out in a manufacture process depending on the case, the part near the periphery edge is removed by coincidence according to electric erosion among the 2nd electric conduction film 272 concerned, or the 2nd electric conduction film 272 concerned exfoliates from the 1st interlayer insulation film 283 in a periphery edge, and the situation where moisture permeates among both and the 2nd electric conduction film 272 concerned corrodes may happen. This operation gestalt is based on the viewpoint of suppressing this situation effectively.

[0094] Drawing 18 (a) is the top view showing an about 222 pad [of the liquid crystal equipment concerning this operation gestalt] configuration, and this drawing (b) is a F-F' **** sectional view in (a). As shown in this drawing, although the liquid crystal equipment concerning this operation gestalt is common in the above-mentioned 1st or 2nd operation gestalt at the point currently formed so that all of the 2nd interlayer insulation film 284 may avoid pad formation field 201a, the periphery edges of the 2nd electric conduction film 272 located on the field of the 1st interlayer insulation film 283 differ at the point covered with the protection insulating layer 285. This protection insulating layer 285 is formed on the field of the 1st interlayer insulation film 283 with insulating matter, such as SiN. As the 3rd electric conduction film 273 which constitutes a pad 222 is shown in drawing 18 (b), the field near the periphery edge will be located on the field of the protection insulating layer 285. That is, in the liquid crystal equipment concerning the 9th operation gestalt shown in above-shown drawing 17 (b), among the 2nd interlayer insulation film 284, by top insulating-layer 284b, although the wrap configuration was taken, the periphery edge of the 2nd electric conduction film 272 In this operation gestalt, it replaces with this top insulating-layer 284b, the protection insulating layer 285 is formed separately, and it has wrap composition in the periphery edge of the 2nd electric conduction film 272 by this.

[0095] In the process shown in drawing 6 (b), after this protection insulating layer 285 removes the part in pad formation field 201a for the whole surface of the active-matrix substrate 20 among the 2nd interlayer insulation film 284 of a wrap, the 2nd electric conduction film 272 is formed before the process (process shown in drawing 6 (c)) which forms the 3rd electric conduction film 273 of a wrap. That is, the protection insulating layer 285 of the configuration mentioned above is formed by forming the thin film which consists of SiN etc. after the process shown in drawing 6 (b), so that the whole surface of the active-matrix substrate 20 may be covered, and carrying out patterning of this thin film using a photolithography or the technique of etching. In addition, although it may be formed covering the whole substrate side of the active-matrix substrate 20, this protection insulating layer 285 will be considered that it is desirable to be formed only in pad formation field 201a if thin shape-ization of liquid crystal equipment etc. is taken into consideration.

[0096] As explained above, according to this operation gestalt, the same effectiveness as the above-mentioned 2nd operation gestalt can be acquired. In addition, since according to this operation gestalt the protection insulating layer 285 is formed so that the periphery edge located on the field of the 1st interlayer insulation film 283 among the 2nd electric conduction film 272 may be covered, The part near the periphery edge is removed by coincidence according to an electric corrosion among the 2nd electric conduction film 272 concerned in the case of 3rd electric conduction film 273 patterning, or Since the situation where the 2nd electric conduction film 272 concerned exfoliates from the 1st interlayer insulation film 283 in a periphery edge, and moisture etc. infiltrates into this clearance can be suppressed, the dependability of liquid crystal equipment can be raised more.

[0097] The configuration of the liquid crystal equipment concerning the <A-11:11th operation gestalt>, next the 11th operation gestalt of this invention is explained. This liquid crystal equipment differs from the liquid crystal equipment applied to the above-mentioned 10th operation gestalt in that the 2nd electric conduction film 272 and the 3rd electric conduction film 273 flow through two or more aperture 272a prepared in the 1st interlayer insulation film 283.

[0098] Here, drawing 19 (a) is the top view showing an about 222 pad [of the liquid crystal equipment concerning this operation gestalt] configuration, and this drawing (b) is a G-G' **** sectional view in (a). In the above-mentioned 10th operation gestalt, it is considered as the configuration in which the 1st electric conduction film 271 and the 2nd electric conduction film 272 carry out field contact through aperture 272a prepared over most fields corresponding to a pad 222 among the 1st interlayer insulation film 283. On the other hand, in this operation gestalt, as shown in drawing 19 (a) and (b), while the 1st electric conduction film 271 is covered with the 1st interlayer insulation film 283 over the most, the 1st electric conduction film 271 and the 2nd electric conduction film 272 flow through two or more aperture 272a prepared in the field corresponding to a pad 222 among the 1st interlayer insulation film 283 concerned. In drawing 19 (a) and (b), the case where two aperture 272a is formed in the field corresponding to one pad 222 among the 1st interlayer insulation film 283 is illustrated. In addition, the point that the protection insulating layer 285 is formed so that the periphery edge located on the field of the 1st interlayer insulation film 283 among the 2nd electric conduction film 272 may be covered is the same as the above-mentioned 10th operation gestalt.

[0099] Also in this operation gestalt which takes this configuration, the same effectiveness as the above-mentioned 10th operation gestalt is acquired. Furthermore, in this operation gestalt, since the 1st interlayer insulation film 283 is formed over most fields corresponding to a pad 222 while being able to hold down resistance low by making it flow through the 1st electric conduction film 271 and the 2nd electric conduction film 272, flattening of the front face of the 3rd electric conduction film 273 which constitutes a pad 222 can be carried out. For example, in the liquid crystal equipment concerning the 10th operation gestalt shown in above-shown drawing 18 (b), although the level difference corresponding to the thickness of the 1st interlayer insulation film 283 is formed between a center section and the periphery section of the 3rd electric conduction film 273, as shown in drawing 19 (b), this level difference is not produced according to this operation gestalt. Therefore, since most 3rd electric conduction film 273 front faces can be used for connection with the metal lead wire 91, the defective continuity between both can be obstructed effectively.

[0100] The configuration of the liquid crystal equipment concerning the <A-12:12th operation gestalt>, next the 12th operation gestalt of this invention is explained. Although this liquid crystal equipment is common to the liquid crystal equipment shown in the above-mentioned 10th or 11th operation gestalt with the point that the protection insulating layer 285 is formed so that the periphery edge located on the field of the 1st interlayer insulation film 283 among the 2nd electric conduction film 272 may be covered, it differs in that aperture 272a is not prepared in the 1st interlayer insulation film 283.

[0101] Drawing 20 (a) is the top view showing an about 222 pad [of the liquid crystal equipment concerning this operation gestalt] configuration, and this drawing (b) is a H-H' **** sectional view in (a). As shown in this drawing, in this operation gestalt, the 1st electric conduction film 271 is covered with the 1st interlayer insulation film 283 over the whole surface, and it has not flowed in the 2nd electric conduction film 272 prepared on the field of the 1st interlayer insulation film 283 concerned. Furthermore, the 1st electric conduction film 271 covered with the 1st interlayer insulation film 283 is formed in the field inside the inner circumference edge (namely, edge along the periphery edge of the 2nd electric conduction film 272) of the protection insulating layer 285. Conversely, if it says, the protection insulating layer 285 is formed outside the periphery edge of the 1st electric conduction film 271. That is, seen from the direction perpendicular to the substrate side of the active-matrix substrate 20, the 1st electric conduction film 271 is formed so that it may not lap with the protection insulating layer 285 over the whole.

[0102] When this configuration is taken, only the part in which the 1st electric conduction film 281 is not formed can stop the height of the front face of the protection insulating layer 285 concerned [near / in which the protection insulating layer 285 was formed / the periphery section of a pad 222]. On the other hand, [near the center section of a pad 222], although the protection insulating layer 285 is not formed, only the part in which the 1st electric conduction film 281 is formed can maintain highly the height of the front face of the 3rd electric conduction film 273. Thus, according to this operation gestalt, it can suppress that a level difference is formed between the periphery section of a pad 222, and a center section, and flattening of the field near the pad 222 concerned can be carried out. As especially shown in drawing 20 (b), thickness of the 1st electric conduction film 271 and thickness of the protection insulating layer 285 can be made into the flat field which does not almost have a level difference in abbreviation identitas, then an about 222-pad field.

[0103] As explained above, since flattening of the about 222-pad field can be carried out, according to this operation gestalt, as compared with the case where a level difference is between the front face in the periphery section of a pad 222, and the front face in a center section, a pad 222 and the metal lead wire 91 concerned can be connected more certainly (for example, when shown in drawing 3). As mentioned above, this effectiveness shows up notably by the case where thickness of the 1st electric conduction film 271 and thickness of the protection insulating layer 285 are made into abbreviation identitas.

[0104] <B: Although 1 operation gestalt of this invention was explained more than modification >, the above-mentioned operation gestalt is instantiation to the last, and can add various deformation to the above-mentioned operation gestalt in the range which does not deviate from the meaning of this invention. As a modification, the following can be considered, for example.

[0105] <B-1 : although the case where some or all of the 2nd interlayer insulation film 284 was formed in the modification 1> above 7th thru/or the 12th operation gestalt so that only pad formation field 201a may be removed was illustrated As shown in the above-mentioned 1st or 4th operation gestalt, some or all of the 2nd interlayer insulation film 284 concerned may be made to be formed so that not only pad formation field 201a but border field 201b may be avoided. Moreover, although the liquid crystal equipment which a scanning-line drive circuit and a data-line drive circuit are prepared outside, and is equipped with a small pad in the 9th thru/or the 12th operation gestalt was illustrated As shown in the above 1st thru/or the 3rd operation gestalt, even if it is in the liquid crystal equipment with which a scanning-line drive circuit and a data-line drive circuit are directly formed on the active-matrix substrate 20, and are equipped with a large pad, it cannot be overemphasized that the same configuration is employable.

[0106] <B-2: In modification 2> above-mentioned each operation gestalt, each component, i.e., the 1st, thru/or the 3rd electric conduction film, and the 1st and 2nd interlayer insulation films of pad 221 (or 222) near were formed in the formation process and coincidence of TFT. Although there is an advantage that the fall of productivity is avoidable since it is not necessary to perform independently the manufacture process in connection with a pad 221 as mentioned above when this manufacture process is used, it is not necessary to necessarily carry out like this, and the component in connection with a pad 221 may be formed in a process separate from TFT.

[0107] <B-3: In modification 3> above-mentioned each operation gestalt, although the case where this invention was applied to liquid crystal equipment using liquid crystal as electrooptic material was illustrated, the electro-optic device which can apply this invention is not restricted to this. That is, this invention is applicable also to various kinds of equipments which display according to the electro-optical effect of electrooptic material, such as EL display panel using the EL element as electrooptic material, and a plasma display panel using gas as electrooptic material. Thus, if it is the electro-optic device which takes the configuration equipped with the pad into which the signal which directs a display image is inputted on the substrate, regardless of how of the mode of other components, this invention is applicable. Moreover, this invention is applicable not only to an electro-optic device but a

semiconductor device. Also in this case, the area of the part in contact with FPC used for connection with the exterior in a pad can fully be secured, and it can be made to flow through a pad and FPC concerned certainly through a flow particle.

[0108] <C: Explain the electronic equipment using electronic equipment >, next the electro-optic device concerning this invention.

[0109] <C-1:mobile mold computer> The example which applied the electro-optic device concerning this invention to the display of the personal computer (the so-called notebook sized personal computer) of a portable mold first is explained. Drawing 21 (a) is the perspective view showing the configuration of this personal computer. As shown in this drawing, the personal computer 81 is equipped with the body section 812 equipped with the keyboard 811, and the display 813 which applied the electro-optic device concerning this invention.

[0110] <C-2: Explain the example which applied portable telephone >, then the electro-optic device concerning this invention to the display of a portable telephone. Drawing 21 (b) is the perspective view showing the configuration of this portable telephone. As shown in this drawing, a portable telephone 82 is equipped with the display 824 which applied the electro-optic device built over this invention with the ear piece 822 besides two or more manual operation buttons 821, and a speaker 823.

[0111] In addition, the projector using the electro-optic device concerning the liquid crystal television, the video tape recorder of a viewfinder mold and a monitor direct viewing type, the car navigation equipment, the pager, the electronic notebook, the calculator, the word processor, the workstation, the TV phone, the POS terminal, the digital still camera, or this invention other than a portable telephone shown in the personal computer shown in drawing 21 (a) or this drawing (b) as electronic equipment which can apply the electro-optic device concerning this invention as a light valve etc. is mentioned. According to the electro-optic device concerning this invention, as mentioned above, since the defective continuity of the pad on a substrate and wiring (terminal) of mounting components can be obstructed, in the electronic equipment possessing this, it can prevent un-arranging [which originates in this defective continuity and may be produced], and high dependability can be secured.

[0112]

[Effect of the Invention] Since it is formed according to the electro-optic device concerning this invention so that the pad formation field where some or all of the 2nd interlayer insulation film consists of a field in which a pad should be formed, and a surrounding field of the pad concerned may be avoided as explained above, in case mounting components, such as FPC, are joined to a substrate, the area which can be used for the junction can fully be secured. Therefore, the defective continuity between wiring (terminal) and the pads of mounting components can be obstructed.

[0113] Moreover, according to the manufacture approach of the electro-optic device of this invention, a pad and a thin film transistor can be formed in coincidence. Therefore, the electro-optic device which is equipped with TFT and defective continuity between mounting components and a pad cannot produce easily can be manufactured, maintaining productive efficiency equivalent to the manufacture approach of manufacturing the liquid crystal equipment which has general TFT without increasing a special process, in order to form a pad.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the top view showing the appearance configuration of the liquid crystal equipment concerning the 1st operation gestalt of this invention.

[Drawing 2] It is the sectional view showing the configuration near [which was formed in the viewing area of this liquid crystal equipment] the TFT.

[Drawing 3] (a) is the outline sectional view showing the configuration near the pad of this liquid crystal equipment, and (b) is the sectional view showing the condition of having connected a pad and FPC concerned.

[Drawing 4] (a) Or (e) is the sectional view showing a part of manufacture process of this liquid crystal equipment.

[Drawing 5] (a) Or (e) is the sectional view showing the process performed following the process shown in above-mentioned drawing 4 among the manufacture processes of this liquid crystal equipment.

[Drawing 6] (a) Or (c) is the sectional view showing the process performed following the process shown in above-mentioned drawing 5 among the manufacture processes of this liquid crystal equipment.

[Drawing 7] It is the top view showing the appearance configuration of the liquid crystal equipment concerning the 2nd operation gestalt of this invention.

[Drawing 8] It is the sectional view showing the configuration near [which was formed in the viewing area of the liquid crystal equipment concerning the 3rd operation gestalt of this invention] the TFT.

[Drawing 9] (a) is the sectional view showing the configuration near the pad of the liquid crystal equipment concerning the 3rd operation gestalt of this invention, and (b) is the sectional view showing the condition of having connected a pad and FPC concerned.

[Drawing 10] It is the top view showing the appearance configuration of the liquid crystal equipment concerning the 4th operation gestalt of this invention.

[Drawing 11] (a) is the sectional view showing the configuration near the pad of this liquid crystal equipment, and (b) is the sectional view showing the condition of having connected a pad and FPC concerned.

[Drawing 12] It is the top view showing the appearance configuration of the liquid crystal equipment concerning the 5th operation gestalt of this invention.

[Drawing 13] (a) is the sectional view showing the configuration near the pad of the liquid crystal equipment concerning the 6th operation gestalt of this invention, and (b) is the sectional view showing the condition of having connected a pad and FPC concerned.

[Drawing 14] (a) is the top view showing the configuration near the pad of the liquid crystal equipment concerning the 7th operation gestalt of this invention, and (b) is a B-B' **** sectional view in (a).

[Drawing 15] (a) is the top view showing the configuration near the pad of the liquid crystal equipment concerning other examples of the above-mentioned 7th operation gestalt, and (b) is a C-C' **** sectional view in (a).

[Drawing 16] (a) is the top view showing the configuration near the pad of the liquid crystal equipment concerning the 8th operation gestalt of this invention, and (b) is a D-D' **** sectional view in (a).

[Drawing 17] (a) is the top view showing the configuration near the pad of the liquid crystal equipment concerning the 9th operation gestalt of this invention, and (b) is an E-E' **** sectional view in (a).

[Drawing 18] (a) is the top view showing the configuration near the pad of the liquid crystal equipment concerning the 10th operation gestalt of this invention, and (b) is a F-F' **** sectional view in (a).

[Drawing 19] (a) is the top view showing the configuration near the pad of the liquid crystal equipment concerning the 11th operation gestalt of this invention, and (b) is a G-G' **** sectional view in (a).

[Drawing 20] (a) is the top view showing the configuration near the pad of the liquid crystal equipment concerning the 12th operation gestalt of this invention, and (b) is a H-H' **** sectional view in (a).

[Drawing 21] (a) is the perspective view showing the configuration of an example slack personal computer of the electronic equipment which applied the electro-optic device concerning this invention, and (b) is the perspective view showing the configuration of an example slack portable telephone of the electronic equipment which applied the electro-optic device concerning this invention.

[Drawing 22] It is the top view showing the appearance configuration of conventional liquid crystal equipment.

[Drawing 23] It is the sectional view showing the structure of pad ***** of this liquid crystal equipment.

[Drawing 24] (a) is the perspective view showing the appearance configuration of a flexible printed circuit board (FPC), and (b) is the sectional view showing the configuration near the edge of the FPC concerned.

[Drawing 25] It is the sectional view showing the condition of having connected FPC shown in the pad shown in drawing 23 at drawing 24 .

[Drawing 26] It is the top view showing the appearance configuration of other conventional liquid crystal equipments.

[Drawing 27] It is the sectional view showing the configuration near the pad of this liquid crystal equipment.

[Drawing 28] It is the sectional view showing the condition of having connected FPC shown in the pad shown in drawing 27 at drawing 24 .

[Description of Notations]

101,102,104,105 Liquid crystal equipment (electro-optic device), 2 .. Active-matrix substrate (substrate), 201 An overhang field, 201a .. A pad formation field, 201b .. Border field, 221,222 A pad, 23 .. A pixel electrode, 24, 25, 26 .. TFT, 242,252,262 A gate electrode, 243,253,263 .. Source electrode, 244,254 A drain electrode, 271 .. The 1st electric conduction film, 272 .. The 2nd electric conduction film, 272a, 273a An aperture, 273 .. The 3rd electric conduction film, 282 .. Gate dielectric film, 283 [.. A top insulating layer, 29 / .. A reflecting layer, 30 / .. An opposite substrate, 9 / .. FPC (mounting components), 91 / .. Metal lead wire, 93 / .. ACF, 931 / .. A flow particle, 932 / .. Adhesives.] The 1st interlayer insulation film, 284 .. The 2nd interlayer insulation film, 284a .. A bottom insulating layer, 284b

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-236459

(P2002-236459A)

(43) 公開日 平成14年8月23日 (2002. 8. 23)

(51) Int.Cl.⁷

識別記号

F I

テームト* (参考)

G 0 9 F 9/30

3 3 8

G 0 9 F 9/30

3 3 8

2 H 0 9 2

G 0 2 F 1/1345

G 0 2 F 1/1345

5 C 0 9 4

H 0 1 L 29/786

H 0 1 L 29/78

6 1 2 C

5 F 1 1 0

審査請求 未請求 請求項の数32 O L (全 28 頁)

(21) 出願番号 特願2001-116202(P2001-116202)

(22) 出願日 平成13年4月13日 (2001. 4. 13)

(31) 優先権主張番号 特願2000-371333(P2000-371333)

(32) 優先日 平成12年12月6日 (2000. 12. 6)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 藤田 伸

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72) 発明者 林 義光

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100098084

弁理士 川▲崎▼ 研二

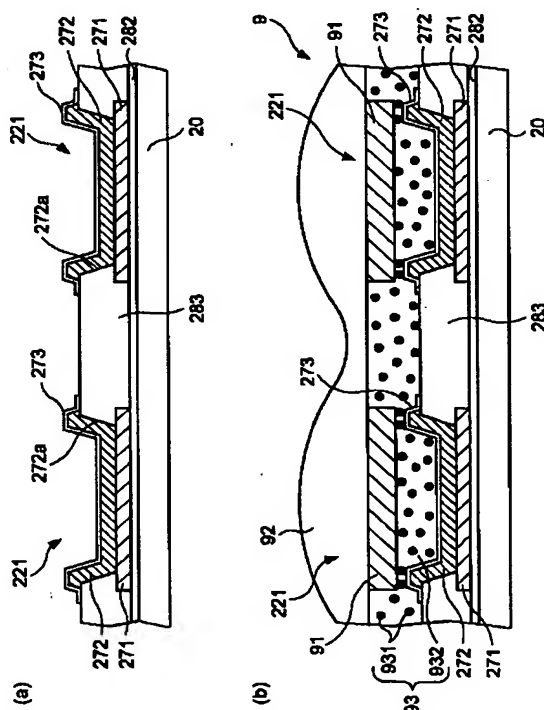
最終頁に続く

(54) 【発明の名称】 電気光学装置、その製造方法、半導体装置および電子機器

(57) 【要約】 (修正有)

【課題】 基板上のパッドとフレキシブル配線基板などの配線との間の導通不良を防ぐ。

【解決手段】 本発明に係る電気光学装置の基板には、外部からの信号が入力されるパッドが形成されている。基板の面上には、上記パッドに対応する部分を有する第1導電膜271と、当該第1導電膜271を覆う第1層間絶縁膜283と、当該第1層間絶縁膜283の面上に形成され、上記パッドに対応する部分を有する第2導電膜272と、第1層間絶縁膜283の面上に形成された第2層間絶縁膜と、上記パッドを構成する第3導電膜273とが形成されている。第2層間絶縁膜は、上記パッドが形成される領域と当該パッドの周辺の領域とからなるパッド形成領域を避けて形成されている。第3導電膜273は、当該パッド形成領域内において第2導電膜272と接触する。



(2)

【特許請求の範囲】

【請求項1】 基板上のパッドを介して入力された信号に応じて画像を表示する電気光学装置であって、前記基板の面上に形成され、前記パッドに対応する部分を有する第1導電膜と、
前記基板の面上に形成されて前記第1導電膜を覆う第1層間絶縁膜と、
前記第1層間絶縁膜の面上に形成され、前記パッドに対応する部分を有する第2導電膜と、
前記第1層間絶縁膜の面上にあって前記パッドが形成される領域と当該パッドの周辺の領域とからなるパッド形成領域を避けて形成された第2層間絶縁膜と、
前記第2導電膜と接触して、前記パッドを構成する第3導電膜とを具備することを特徴とする電気光学装置。

【請求項2】 前記第2層間絶縁膜は、前記パッド形成領域に加えて当該パッド形成領域から前記基板の縁辺に至る縁辺領域を避けて形成されていることを特徴とする請求項1に記載の電気光学装置。

【請求項3】 前記パッド形成領域は、前記基板上に列をなす複数の前記パッドのうち隣接するパッド同士の間の領域を含むことを特徴とする請求項1または2に記載の電気光学装置。

【請求項4】 前記第2導電膜のうち前記パッド形成領域内に位置する周縁部を覆う保護絶縁層を具備することを特徴とする請求項1ないし3のいずれかに記載の電気光学装置。

【請求項5】 前記第1導電膜は、前記保護絶縁層のうち前記第2導電膜の周縁部に沿った内周縁よりも内側に形成されていることを特徴とする請求項4に記載の電気光学装置。

【請求項6】 前記保護絶縁層の厚さと前記第1導電膜の厚さととは略同一であることを特徴とする請求項5に記載の電気光学装置。

【請求項7】 基板上のパッドを介して入力された信号に応じて画像を表示する電気光学装置であって、前記基板の面上に形成され、前記パッドに対応する部分を有する第1導電膜と、
前記基板の面上に形成されて前記第1導電膜を覆う第1層間絶縁膜と、
前記第1層間絶縁膜の面上に形成され、前記パッドに対応する部分を有する第2導電膜と、
前記第1層間絶縁膜の面上に積層された複数の絶縁層からなる第2層間絶縁層であって、前記複数の絶縁層のうちの一部の絶縁層は前記パッドが形成される領域と当該パッドの周辺の領域とからなるパッド形成領域を避けて形成される一方、他の絶縁層は前記パッド形成領域を含む領域にわたって形成された第2層間絶縁層と、
前記他の絶縁層に形成された開孔部を介して前記第2導電膜に接触し、前記パッドを構成する第3導電膜とを具備することを特徴とする電気光学装置。

2

【請求項8】 前記一部の絶縁層は、前記パッド形成領域に加えて当該パッド形成領域から前記基板の縁辺に至る縁辺領域を避けて形成されていることを特徴とする請求項7に記載の電気光学装置。

【請求項9】 前記パッド形成領域は、前記基板上に列をなす複数の前記パッドのうち隣接するパッド同士の間の領域を含むことを特徴とする請求項7または8に記載の電気光学装置。

【請求項10】 前記開孔部は、前記他の絶縁層のうち前記第3導電膜に対応する領域の大部分にわたって設けられていることを特徴とする請求項7ないし9のいずれかに記載の電気光学装置。

【請求項11】 前記他の絶縁層は、前記第2導電膜のうち前記パッド形成領域内に位置する周縁部を覆うことを特徴とする請求項10に記載の電気光学装置。

【請求項12】 前記第1導電膜は、前記開孔部の内周縁よりも内側に形成されていることを特徴とする請求項7ないし11のいずれかに記載の電気光学装置。

【請求項13】 前記開孔部は、前記他の絶縁層のうち前記パッドに対応する領域内に複数設けられていることを特徴とする請求項7ないし9のいずれかに記載の電気光学装置。

【請求項14】 基板上のパッドを介して入力された信号に応じて画像を表示する電気光学装置であって、前記基板の面上に形成され、前記パッドに対応する部分を有する第1導電膜と、
前記基板の面上に形成されて前記第1導電膜を覆う第1層間絶縁膜と、
前記第1層間絶縁膜の面上に形成され、前記パッドに対応する部分を有する第2導電膜と、
前記パッドに対応する領域と当該パッドの周辺の領域とからなるパッド形成領域を含んで形成されて前記第2導電膜を覆う第2層間絶縁膜と、
前記第2層間絶縁膜のうち前記パッド形成領域内に形成された複数の開孔部を介して前記第2導電膜に接触し、前記パッドを構成する第3導電膜とを具備することを特徴とする電気光学装置。

【請求項15】 前記複数の開孔部は、前記第3導電膜によって覆われる領域内において略均等に分布することを特徴とする請求項13または14に記載の電気光学装置。

【請求項16】 前記複数の開孔部は、前記第3導電膜によって覆われる領域内に形成され、かつ略矩形形状の当該第3導電膜のうち対向する二辺の近傍に偏在することを特徴とする請求項13または14に記載の電気光学装置。

【請求項17】 前記第3導電膜のうちの中央部近傍に対応して、前記開孔部がさらに設けられていることを特徴とする請求項16に記載の電気光学装置。

【請求項18】 前記第3導電膜は、導通粒子を介して

(3)

3

実装部品の端子と接続されるものであり、前記開孔部は、前記開孔部に対応して前記第3導電膜に形成された窪みに前記導通粒子が嵌り込むように、その大きさが選定されていることを特徴とする請求項13ないし18のいずれかに記載の電気光学装置。

【請求項19】 前記開孔部は、前記第3導電膜の窪みに嵌り込んだ前記導通粒子の一部が当該第3導電膜の表面に対して突出するように、その大きさが選定されていることを特徴とする請求項18に記載の電気光学装置。

【請求項20】 前記第1層間絶縁膜のうち前記第1導電膜と第2導電膜とが対向する領域に設けられた開孔部を介して、当該第1導電膜と当該第2導電膜とが接触していることを特徴とする請求項1ないし19のいずれかに記載の電気光学装置。

【請求項21】 前記第1層間絶縁膜には、前記第3導電膜に対応する領域の大部分にわたって前記開孔部が設けられていることを特徴とする請求項20に記載の電気光学装置。

【請求項22】 前記第1層間絶縁膜には、前記第3導電膜に対応する領域内に複数の前記開孔部が設けられていることを特徴とする請求項20に記載の電気光学装置。

【請求項23】 前記基板の面上に形成された薄膜トランジスタを具備し、前記第1導電膜は、前記薄膜トランジスタのゲート電極と同一層から形成され、前記第2導電膜は、前記薄膜トランジスタのソース電極と同一層から形成されていることを特徴とする請求項1ないし22のいずれかに記載の電気光学装置。

【請求項24】 前記薄膜トランジスタに接続されて、電気光学物質に電圧を印加する画素電極を具備し、前記第3導電膜は、前記画素電極と同一層から形成されていることを特徴とする請求項23に記載の電気光学装置。

【請求項25】 請求項1ないし24のいずれかに記載の電気光学装置を備えることを特徴とする電子機器。

【請求項26】 基板の面上に形成され、前記パッドに対応する部分を有する第1導電膜と、前記基板の面上に形成されて前記第1導電膜を覆う第1層間絶縁膜と、前記第1層間絶縁膜の面上に形成され、前記パッドに対応する部分を有する第2導電膜と、前記第1層間絶縁膜の面上にあって前記パッドが形成される領域と当該パッドの周辺の領域とからなるパッド形成領域を避けて形成された第2層間絶縁膜と、前記第2導電膜と接触して、前記パッドを構成する第3導電膜とを具備することを特徴とする半導体装置。

【請求項27】 基板の面上に形成され、前記パッドに対応する部分を有する第1導電膜と、前記基板の面上に形成されて前記第1導電膜を覆う第1層間絶縁膜と、

4

前記第1層間絶縁膜の面上に形成され、前記パッドに対応する部分を有する第2導電膜と、積層された複数の絶縁層からなる第2層間絶縁層であって、前記複数の絶縁層のうちの一部の絶縁層は前記パッドが形成される領域と当該パッドの周辺の領域とからなるパッド形成領域を避けて形成される一方、他の絶縁層は前記パッド形成領域を含む領域にわたって形成された第2層間絶縁層と前記他の絶縁層に形成された開孔部を介して前記第2導電膜と接触して、前記パッドを構成する第3導電膜とを具備することを特徴とする半導体装置。

【請求項28】 基板上のパッドを介して入力された信号に応じて画像を表示する電気光学装置の製造方法であって、

前記パッドに対応する部分を有する第1導電膜を前記基板の面上に形成する第1工程と、

前記第1導電膜を覆う第1層間絶縁膜を前記基板の面上に形成する第2工程と、

前記パッドに対応する部分を有する第2導電膜を前記第1層間絶縁膜の面上に形成する第3工程と、

前記第1層間絶縁膜の面上に、前記パッドに対応する領域と当該パッドの周辺の領域とからなるパッド形成領域を避けて第2層間絶縁膜を形成する第4工程と、

前記第2導電膜に接触する第3導電膜を前記パッドとして形成する第5工程とを有することを特徴とする電気光学装置の製造方法。

【請求項29】 基板上のパッドを介して入力された信号に応じて画像を表示する電気光学装置の製造方法であって、

前記パッドに対応する部分を有する第1導電膜を前記基板の面上に形成する第1工程と、

前記第1導電膜を覆う第1層間絶縁膜を前記基板の面上に形成する第2工程と、

前記パッドに対応する部分を有する第2導電膜を前記第1層間絶縁膜の面上に形成する第3工程と、

前記第1層間絶縁膜の面上に複数の絶縁層を積層して第2層間絶縁膜を形成する工程であって、前記複数の絶縁層のうちの一部の絶縁層を前記パッドに対応する領域と当該パッドの周辺の領域とからなるパッド形成領域を避けて形成する一方、他の絶縁層を前記パッド形成領域を含む領域にわたって形成する第4工程と、

前記他の絶縁層に形成された開孔部を介して前記第2導電膜と接触する第3導電膜を前記パッドとして形成する第5工程とを有することを特徴とする電気光学装置の製造方法。

【請求項30】 前記電気光学装置は、前記基板上に形成された薄膜トランジスタを具備し、

前記第1工程は、前記薄膜トランジスタのゲート電極の形成とともに当該ゲート電極と同一の層から前記第1導電膜を形成する工程であり、

50

(4)

5

前記第3工程は、前記薄膜トランジスタのソース電極の形成とともに当該ソース電極と同一の層から前記第2導電膜を形成する工程であることを特徴とする請求項28または29に記載の電気光学装置の製造方法。

【請求項31】 前記電気光学装置は、前記薄膜トランジスタに接続されて、電気光学物質に電圧を印加する画素電極を具備し、

前記第5工程は、前記画素電極の形成とともに当該画素電極と同一の層から前記第3導電膜を形成する工程であることを特徴とする請求項30に記載の電気光学装置の製造方法。

【請求項32】 前記第4工程は、前記基板上に形成された前記第2層間絶縁膜のうち、当該薄膜トランジスタと前記画素電極とを電気的に接続するための開孔部に対応する領域と、前記パッド形成領域とを同時に除去する工程を含むことを特徴とする請求項31に記載の電気光学装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電気光学装置、その製造方法、半導体装置および電子機器に関し、特に、外部からの信号が入力されるパッド近傍の構造に関する。

【0002】

【従来の技術】電気光学装置は、液晶やEL（エレクトロルミネッセンス）素子といった電気光学物質を保持する基板と、当該電気光学物質に対して電圧を印加するための電極とを備えた構成が一般的である。さらに、この種の電気光学装置として、上記基板上に複数のパッドが形成されたものが知られている。かかる構成の下、上記電極への印加電圧を指示する信号（すなわち表示画像に応じた信号）は、外部装置から上記パッドを介して入力されるようになっている。

【0003】図22は、従来の電気光学装置の一例たる液晶装置の構成を示す平面図である。なお、同図においては、上記電極に与えられるべき駆動信号を生成して出力する駆動回路（走査線駆動回路およびデータ線駆動回路）が、基板の表面に直接形成された液晶装置が例示されている。同図に示すように、液晶装置10は、アクティブマトリクス基板20と対向基板30とがシール材40を介して貼り合わされ、両基板間に液晶が封止された構成となっている。すなわち、シール材40に設けられた液晶注入口41から液晶が注入された後、当該液晶注入口41が封止材42によって封止される。対向基板30には、その全面にわたって対向電極が形成されるとともに、表示に寄与し得る領域以外の領域を遮光する遮光層31が形成されている。一方、アクティブマトリクス基板20の面上には、複数の走査線およびデータ線と、これらの各交差に対応して設けられた画素電極および薄膜トランジスタとが設けられている。また、アクティブ

6

マトリクス基板20は、対向基板30から張り出した領域を有しており、この領域には、上記走査線に対して走査信号を出力する走査線駆動回路211と、データ線に対してデータ信号を出力するためのデータ線駆動回路212とが形成されている。これらの駆動回路は、複数の引廻し配線213を介して、アクティブマトリクス基板20の縁辺に沿って列をなす複数のパッド214の各々に接続されている。そして、アクティブマトリクス基板20のうちパッド214の近傍の領域には、フレキシブルプリント基板（Flexible Print Circuit；以下、「FPC」と表記する）の一方の縁端部が接合されるようになっている。このような構成の下、走査線駆動回路211およびデータ線駆動回路212は、外部装置からFPCを介してパッドに入力された信号に応じて走査信号またはデータ信号をそれぞれ生成する。

【0004】図23は、図22に示した液晶装置10のパッド214近傍の構成を示す断面図である。同図に示すように、アクティブマトリクス基板20を覆うゲート絶縁膜282上には第1導電膜271と第2導電膜272と第3導電膜273とが形成され、当該第3導電膜273がパッド214として機能する。この第3絶縁膜273は、底側から開口側に向かってテーパ状に広がる断面凹状の形状となっており、開口側に鍔状の接地面2731を有している。また、隣接するパッド214同士の間には、第1層間絶縁膜283と第2層間絶縁膜284とが図23における下側から順に設けられている。より具体的には、第1層間絶縁膜283のうち第1導電膜271上の部分は除去されており、第2導電膜272はこの部分を介して第1導電膜271と導通するようになっている。また、第2層間絶縁膜284のうち第2導電膜272上の部分は除去されており、第3導電膜273はこの部分を介して第2導電膜272と導通するようになっている。すなわち、第1導電膜271と第2導電膜272と第3導電膜273とは相互に導通している。

【0005】一方、パッド214に接続されるFPCは、図24（a）に示すように、略平行に配列された複数の金属導線91の周囲を絶縁性の合成樹脂層92によって被覆したものであり、可撓性を有する平板状の実装部品である。ここで、図24（b）は、このFPC9のうちアクティブマトリクス基板20と接合されるべき部分の近傍の構成を示す断面図である。同図に示すように、FPC9の縁端部においては、金属導線91に対して一方の側の合成樹脂層92が剥離されるとともに、当該合成樹脂層92に代えて異方性導電膜93が貼着されている。この異方性導電膜93は、多数の導通粒子931が分散された接着剤932からなる。この導通粒子931としては、金属のメッキが施された樹脂製の粒子、または銅などの金属や導電性樹脂材料などからなる粒子が用いられる。

【0006】次に、図25は、FPC9がアクティブマ

(5)

7

トリクス基板2に接合された状態を示す断面図である。これらを接合する場合、パッド214（第3導電膜273）上にFPC9の金属導線91を重ね合わせた状態で、当該FPC9をアクティブマトリクス基板2側に熱圧着する。そしてこれにより、図25に示すように、FPC9上の金属導線91と、アクティブマトリクス基板20上の第3導電膜273の接地面2731および内面2732とが、接着剤932中の金属粒子931を介して導通するのである。

【0007】また、図26は、従来の電気光学装置の他の例として液晶装置11の構成を示す平面図である。同図に示すように、この液晶装置11は、走査線駆動回路211およびデータ線駆動回路212がアクティブマトリクス基板20上に形成されておらず、これらの駆動回路が外部に設けられている点で、図22に示した液晶装置10とは異なっている。かかる液晶装置11のアクティブマトリクス基板20上には、走査線およびデータ線の本数と同数以上のパッド215が設けられている。図27は、この液晶装置11におけるパッド215の構成を示す概略断面図である。同図に示すように、この液晶装置11におけるパッド215の層構造は、前掲図23に示した液晶装置10におけるパッド214の構成と同様である。すなわち、パッド215を構成する第3導電膜273は、その下層に形成された第1導電膜271および第2導電膜272と導通している。そして、第3導電膜273は、底側から開口側に向かってテーパ状に広がる断面視凹状であり、開孔部に鏑状の接地面2731を有している。ただし、図26に示した液晶装置11は、図22に示した液晶装置10と比較してパッド215の数が多いため、パッド215同士の間隔が狭くなっている。図28は、液晶装置11のアクティブマトリクス基板20に図24に示したFPC9を接合した状態を表す断面図である。図28に示すように、これらが接合された状態において、FPC9の金属導線91と、第3導電膜273の接地面2731および内面2732とが、導通粒子931を介して導通される。

【0008】

【発明が解決しようとする課題】しかしながら、上述した液晶装置10または11においては、金属導線91と第3導電膜273との接触面積が少ないため、パッド214または215と金属導線91とが導通不良を起こしやすいという問題があった。これは、第3導電膜273がテーパ状に設けられた第2層間絶縁膜283の開孔部に入り込むように形成されるため、当該第2層間絶縁膜283の面上に位置する接地面2731を狭くせざるを得ず、加えて、当該第3導電膜273の段差が大きいため導通粒子931および接着剤932が第3導電膜273の全面にわたって接触しないためである。特に、図26に示した液晶装置11のように、駆動回路が外部に設けられている構成を採った場合には、数多くのパッド

8

215を形成する必要があるため、隣接するパッド215同士の間隔を狭くせざるを得ない。このため、各パッド215に対応する第3導電膜273の接地面2731の面積が極めて狭くなってしまい、当該第3導電膜273と金属導線91との導通不良が生じやすいという問題が生じていた。

【0009】加えて、近年においては、表示の高精細化および高解像度化の要請が強い。かかる要請に応えるべく入力信号の数を増大させた場合には、さらにパッド214または215同士の間隔を狭くせざるを得ない。かかる事情を考慮すると、第3導電膜273の接地面2731の面積を十分に確保することがより一層困難になってきており、これに伴ってパッド214または215とFPC9との導通不良がより一層生じやすくなってきているといえる。また、これらの問題は、液晶装置に限られるものではなく、ELディスプレイパネルなどの他の電気光学装置においても同様に生じ得る問題である。

【0010】本発明は、以上説明した事情に鑑みてなされたものであり、FPCなどの実装部品の端子との間で導通不良が生じにくいパッドを備えた電気光学装置、その製造方法、半導体装置および電子機器を提供することを目的としている。

【0011】

【課題を解決するための手段】上記の課題を解決するために、本発明の電気光学装置は、基板上のパッドを介して入力された信号に応じて画像を表示する電気光学装置であって、前記基板の面上に形成され、前記パッドに対応する部分を有する第1導電膜と、前記基板の面上に形成されて前記第1導電膜を覆う第1層間絶縁膜と、前記第1層間絶縁膜の面上に形成され、前記パッドに対応する部分を有する第2導電膜と、前記第1層間絶縁膜の面上にあって前記パッドが形成される領域と当該パッドの周辺の領域とからなるパッド形成領域を避けて形成された第2層間絶縁膜と、前記第2導電膜と接触して、前記パッドを構成する第3導電膜とを具備することを特徴としている。

【0012】この電気光学装置においては、第2層間絶縁膜がパッド形成領域を除く領域に設けられているため、当該第2層間絶縁膜の厚さの分だけ、第3導電膜の段差を低く抑えることができる。このため、上記パッドのうちフレキシブルプリント基板などの実装部品の配線との導通に用いられ得る部分の面積を広く確保することができるから、当該パッドと実装部品の配線との間の導通不良を防止することができる。このため、歩留まりを向上させることができる。

【0013】すなわち、第2層間絶縁膜をパッド形成領域にも至るように形成するとともに、第2導電膜と第3導電膜とを、パッドに対応して当該第2層間絶縁膜に設けられた開孔部を介して導通させる構成を採った場合には、当該第2層間絶縁膜の厚さに対応して、第3導電膜

(6)

9

の段差（すなわち、底側から開口側までの深さ）が大きくなり、基板と実装部品とを接合するための接着剤を第3導電膜の窪み部分に十分に入り込ませることができない。また、上記第2層間絶縁膜の開口部の形状を、第2導電膜側の開口面積よりも第3導電膜が形成される側の開口面積の方が大きくなるテーパ状の形状とすると、第3導電膜のうち第2層間絶縁膜の面上に位置する接地面の面積を狭くせざるを得ない。このように、第2層間絶縁膜をパッド形成領域にも至るように形成した場合には、実装部品との接合に用いられ得る面積を十分に確保することができないため、当該実装部品の配線とパッドとの導通不良が生じやすくなってしまふ。これに対し、本発明によれば、上述した通り、かかる問題を解決できるのである。

【0014】上記電気光学装置においては、前記第2層間絶縁膜が、前記パッド形成領域に加えて当該パッド形成領域から前記基板の縁辺に至る縁辺領域を避けて形成されていることが望ましい。こうすれば、パッド形成領域と縁辺領域との段差を抑えることができるから、特にフレキシブルプリント基板のような実装部品を基板に接合する場合に、その接合を容易に行なうことができる。なお、上記電気光学装置においては、前記パッド形成領域を、前記基板上に列をなす複数の前記パッドのうち隣接するパッド同士の間の領域を含むものとしてもよい。こうすれば、パッドの近傍の段差をより少なくすることができるから、パッドと実装部品の配線との導通不良をより確実に抑えることができる。

【0015】また、上記電気光学装置においては、前記第2導電膜のうち前記パッド形成領域内に位置する周縁部を覆う保護絶縁層をさらに設けることが望ましい。上述したように、第2層間絶縁膜はパッド形成領域を避けるように形成されているため、第2導電膜の周縁部が第3導電膜のみによって覆われた構成を採ることも考えられる。しかしながら、かかる構成の下では、場合によっては第2導電膜が、その周縁部において第1層間絶縁膜から剥離しやすくなるといった問題が生じ得る。これに対し、上記保護絶縁膜によって第2導電膜の周縁部を覆う構成を採れば、当該第2導電膜が周縁部において剥離する事態が抑えられるのである。

【0016】なお、保護絶縁層を設けた場合には、上記第1導電膜が、当該保護絶縁層のうち第2導電膜の周縁部に沿った内周縁よりも内側に形成された構成を採ることが望ましい。換言すれば、基板面と垂直方向からみて、保護絶縁層と第1導電膜とが重ならない構成を採ることが望ましい。こうすれば、両者が重なる構成を採った場合と比較して、保護絶縁層の表面の高さを第1導電膜の厚さの分だけ低くすることができるから、パッド近傍の領域をより確実に平坦化することができる。この場合、前記保護絶縁層の厚さと前記第1導電膜の厚さとを略同一とすれば、パッド近傍の領域をほとんど段差のな

10

い平坦な領域にすることができる。

【0017】また、上記課題を解決するため、本発明は、基板上のパッドを介して入力された信号に応じて画像を表示する電気光学装置であって、前記基板の面上に形成され、前記パッドに対応する部分を有する第1導電膜と、前記基板の面上に形成されて前記第1導電膜を覆う第1層間絶縁膜と、前記第1層間絶縁膜の面上に形成され、前記パッドに対応する部分を有する第2導電膜と、前記第1層間絶縁膜の面上に積層された複数の絶縁層からなる第2層間絶縁層であって、前記複数の絶縁層のうちの一部の絶縁層は前記パッドが形成される領域と当該パッドの周辺の領域とからなるパッド形成領域を避けて形成される一方、他の絶縁層は前記パッド形成領域を含む領域にわたって形成された第2層間絶縁層と、前記他の絶縁層に形成された開口部を介して前記第2導電膜に接触し、前記パッドを構成する第3導電膜とを具備することを特徴としている。

【0018】かかる電気光学装置によれば、第2層間絶縁膜を構成する一部の絶縁層がパッド形成領域を避けて形成されている。このため、第2層間絶縁層の全部をパッド形成領域にも至るように形成した場合と比較して、当該一部の絶縁層の厚さの分だけ、第3導電膜に生じる段差を抑えることができる。このため、上述した電気光学装置について示したのと同様の理由により、当該第3導電膜によって構成されるパッドと、実装部品の配線との導通不良を防止することができる。なお、この電気光学装置においても、上記と同様に、前記一部の絶縁層を、前記パッド形成領域に加えて当該パッド形成領域から前記基板の縁辺に至る縁辺領域を避けて形成されたものとしてもよいし、または前記パッド形成領域を、前記基板上に列をなす複数の前記パッドのうち隣接するパッド同士の間の領域を含むものとしてもよい。

【0019】また、この電気光学装置においては、前記開口部を、前記他の絶縁層のうち前記第3導電膜に対応する領域の大部分にわたって設けた構成が望ましい。こうすれば、第2導電膜と第3導電膜とを当該開口部に対応する広い領域にわたって接触させることができるから、当該パッドにおける抵抗値を低く抑えることができる。

【0020】なお、かかる開口部を設けた場合には、前記他の絶縁層が、前記第2導電膜のうち前記パッド形成領域内に位置する周縁部を覆う構成とすることが望ましい。こうすれば、第2導電膜が、その周縁部において第1層間絶縁膜の表面から剥離するのを抑えることができるから、かかる剥離部分から水分などが浸入して第2導電膜の腐食の原因となるのを抑えることができる。さらにこの場合、前記第1導電膜を、前記開口部の内周縁よりも内側に形成することが望ましい。こうすれば、第1導電膜が他の絶縁層と重なるように形成された場合と比較して、他の絶縁層の表面の高さを第1導電膜の厚さの

(7)

11

分だけ低く抑えることができる。換言すれば、第1導電膜を設けない場合と比較して、第3導電膜の中央部近傍の高さを当該第1導電膜の厚さの分だけ高く維持することができる。したがって、当該パッド近傍の領域に形成される段差を抑えることができるから、より確実に導通不良を抑えることができるのである。

【0021】一方、他の絶縁層のうちパッドに対応する領域の大部分にわたって前記開孔部を設けるのではなく、前記他の絶縁層のうち前記パッドに対応する領域内に複数の開孔部を設けた構成としてもよい。こうすれば、第3導電膜のうち開孔部に対応する領域以外の領域の高さを他の絶縁層の厚さの分だけ高く維持することができるから、パッド近傍の領域をより平坦化することができる。なお、この構成を採った場合には、前記複数の開孔部が、前記第3導電膜によって覆われる領域内において略均等に分布するようにしてもよいし、略矩形状の前記第3導電膜によって覆われる領域のうち対向する二辺の近傍に偏在するようにしてもよい。後者の構成を採る場合には、さらに前記第3導電膜のうちの中央部近傍に対応して開孔部を設けることも望ましい。

【0022】また、上記のように他の絶縁層に複数の開孔部を設けた場合であって、第3導電膜と実装部品の端子とを導通粒子を介して接続する場合には、当該開孔部の大きさが、前記開孔部に対応して前記第3導電膜に形成された窪みに前記導通粒子が嵌り込むように選定されることが望ましい。こうすれば、窪みに嵌り込んだ導通粒子が、その位置から移動してしまうのを回避することができるから、上記実装部品の端子と第3導電膜との間に確実に導通粒子を位置させることができる。さらにこの場合、前記第3導電膜の窪みに嵌り込んだ前記導通粒子の一部が当該第3導電膜の表面に対して突出するように、前記開孔部の大きさを選定することが望ましい。導通粒子が第3導電膜の窪みに完全に入り込むとすれば、この導通粒子は、実装部品の端子とパッドとの導通に何ら寄与し得ないものとなるが、開孔部の大きさを上記のように選定することによってかかる事態を抑えることができ、この結果、両者の導通をより確実に図ることができる。

【0023】また、本発明に係る電気光学装置においては、前記第1層間絶縁膜のうち前記第1導電膜と第2導電膜とが対向する領域に設けられた開孔部を介して、当該第1導電膜と当該第2導電膜とが接触した構成が望ましい。こうすれば、当該パッドにおける抵抗値を低く抑えることができる。

【0024】なお、この場合には、前記第1層間絶縁膜のうち前記第3導電膜に対応する領域の大部分にわたって前記開孔部を設けた構成とすれば、第1導電膜と第2導電膜との接触面積を大きくすることができるから、より大幅に抵抗値を低くすることができる。一方、前記第1層間絶縁膜において、前記第3導電膜に対応する領域

12

内に複数の開孔部を設けた構成とすれば、第1層間絶縁膜のうち開孔部以外の部分において、当該第1層間絶縁膜の厚さの分だけ第3導電膜の高さを高く維持することができるから、パッド近傍の領域を段差の少ない平坦な領域とすることができる。

【0025】また、本発明に係る電気光学装置においては、前記基板の面上に形成された薄膜トランジスタを具備し、前記第1導電膜は、前記薄膜トランジスタのゲート電極と同一層から形成され、前記第2導電膜は、前記薄膜トランジスタのソース電極と同一層から形成されていることが望ましい。こうすれば、薄膜トランジスタの形成工程において、同時にパッド近傍の構成要素を形成することができるから、製造工程をより簡素化することができる。なお、この場合の薄膜トランジスタは、画素電極に接続されて当該画素電極に印加される電圧を制御するためのものであってもよいし、または基板上に形成された駆動回路に含まれる薄膜トランジスタであってもよい。なお、前者の場合には、前記第3導電膜が、前記画素電極と同一層から形成されるものとすれば、製造工程をより一層簡素化することができる。

【0026】また、上記課題を解決するため、本発明に係る電子機器は、上述した電気光学装置を備えることを特徴としている。上述したように、本発明に係る電気光学装置によれば、パッドと実装部品の端子との導通不良を有効に抑えることができるから、これを搭載した電子機器においても、高い信頼性を確保することができる。

【0027】また、上記課題を解決するため、本発明に係る電気光学装置の製造方法は、基板上のパッドを介して入力された信号に応じて画像を表示する電気光学装置の製造方法であって、前記パッドに対応する部分を有する第1導電膜を前記基板の面上に形成する第1工程と、前記第1導電膜を覆う第1層間絶縁膜を前記基板の面上に形成する第2工程と、前記パッドに対応する部分を有する第2導電膜を前記第1層間絶縁膜の面上に形成する第3工程と、前記第1層間絶縁膜の面上に、前記パッドに対応する領域と当該パッドの周辺の領域とからなるパッド形成領域を避けて第2層間絶縁膜を形成する第4工程と、前記第2導電膜に接触する第3導電膜を前記パッドとして形成する第5工程とを有することを特徴としている。

【0028】また、本発明に係る電気光学装置の他の製造方法は、基板上のパッドを介して入力された信号に応じて画像を表示する電気光学装置の製造方法であって、前記パッドに対応する部分を有する第1導電膜を前記基板の面上に形成する第1工程と、前記第1導電膜を覆う第1層間絶縁膜を前記基板の面上に形成する第2工程と、前記パッドに対応する部分を有する第2導電膜を前記第1層間絶縁膜の面上に形成する第3工程と、前記第1層間絶縁膜の面上に複数の絶縁層を積層して第2層間絶縁膜を形成する工程であって、前記複数の絶縁層のう

(8)

13

ちの一部の絶縁層を前記パッドに対応する領域と当該パッドの周辺の領域とからなるパッド形成領域を避けて形成する一方、他の絶縁層を前記パッド形成領域を含む領域にわたって形成する第4工程と、前記他の絶縁層に形成された開孔部を介して前記第2導電膜と接触する第3導電膜を前記パッドとして形成する第5工程とを有することを特徴としている。

【0029】これらの製造方法によって得られた電気光学装置によれば、上述したのと同様の理由により、パッドと実装部品の端子との間の導通不良を有効に抑えることができる。

【0030】上記製造方法を、前記基板上に形成された薄膜トランジスタを具備する電気光学装置に適用した場合、前記第1工程を、前記薄膜トランジスタのゲート電極の形成とともに当該ゲート電極と同一の層から前記第1導電膜を形成する工程とする一方、前記第3工程を、前記薄膜トランジスタのソース電極の形成とともに当該ソース電極と同一の層から前記第2導電膜を形成する工程とすることが望ましい。こうすれば、第1導電膜と第2導電膜とを基板上に形成する工程を別個に実行する必要がなくなるため、製造工程の簡素化が図られる。

【0031】また、前記薄膜トランジスタが、電気光学物質に電圧を印加する画素電極に接続されるものである場合、前記第5工程を、前記画素電極の形成とともに当該画素電極と同一の層から前記第3導電膜を形成する工程とすることが望ましい。こうすれば、第3導電膜を形成するための工程を独立して実行する必要がないから、製造工程をさらに簡素化することができる。

【0032】さらに、上記製造方法においては、前記第4工程を、前記基板上に形成された前記第2層間絶縁膜のうち、当該薄膜トランジスタと前記画素電極とを電気的に接続するための開孔部に対応する領域と、前記パッド形成領域とを同時に除去する工程を含むものとすることが望ましい。こうすれば、薄膜トランジスタと画素電極とを接続するための開孔部と、パッド形成領域を除去するための工程とを各々別個に実行した場合と比較して、製造工程を簡素化することができる。

【0033】

【発明の実施の形態】以下、図面を参照して、本発明の実施形態について説明する。かかる実施の形態は、本発明の一態様を示すものであり、この発明を限定するものではなく、本発明の技術的思想の範囲内で任意に変更可能である。なお、以下に示す各図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材ごとに縮尺を異ならせてある。

【0034】＜A-1：第1実施形態＞

＜A-1-1：電気光学装置の構成＞まず、電気光学物質として液晶を用いた液晶装置に本発明を適用した第1実施形態について説明する。図1は、本実施形態に係る液晶装置の構成を示す平面図である。同図に示す液晶装

14

置101は、スイッチング素子としてTFT (Thin Film Transistor) を用いたアクティブマトリクス方式の液晶装置である。さらに、液晶装置101は、画素電極にデータ信号を書き込むか否かを制御するTFTに加え、駆動回路（走査線駆動回路およびデータ線駆動回路）を構成するTFTについても基板上に形成された構成となっている。

【0035】図1に示すように、液晶装置101は、相互に対向するアクティブマトリクス基板20と対向基板30とが略長形状のシール材40を介して貼り合わされるときに、両基板とシール材40とによって囲まれた領域に、電気光学物質として例えばTN (Twisted Nematic) 型などの液晶が封入された構成となっている。アクティブマトリクス基板20および対向基板30は、ガラスや石英、プラスチックといった光透過性を有する絶縁性の板状部材である。このうち対向基板30におけるアクティブマトリクス基板20との対向面上には、その全面にわたってITO (Indium Tin Oxide) などの透明導電材料からなる対向電極が形成されるとともに、表示に寄与し得る領域以外の領域を遮光するための遮光層31などが形成されている。一方、アクティブマトリクス基板20の面上には、画素電極やTFTなどが形成されている。なお、実際には、アクティブマトリクス基板20および対向基板30の外側表面には、入射光を反射させるための偏光板や、干渉色を補償するための位相差板などが貼着されるが、本発明とは直接の関係がないため、その図示および説明を省略する。

【0036】ここで、アクティブマトリクス基板20は、対向基板30の縁辺から張り出した部分（以下、「張出領域」と表記する）201を有する。そして、この張出領域201には、図示しない外部回路からの各種信号が入力される複数のパッド221と、引廻し配線213を介して当該各パッド221に接続された走査線駆動回路211およびデータ線駆動回路212とが形成されている。この走査線駆動回路211およびデータ線駆動回路212は、アクティブマトリクス基板20上に直接形成されたTFTを含む回路であり、各パッド221から入力された信号に応じて走査信号およびデータ信号をそれぞれ生成して出力する。

【0037】また、アクティブマトリクス基板20のうちシール材40の内側に対応する領域（以下、「表示領域」と表記する）には、所定方向に延在する複数の走査線と、当該走査線に交差する方向に延在する複数のデータ線とが設けられている（ともに図示略）。さらに、表示領域には、走査線およびデータ線の各交差に対応して、TFTと、当該TFTを介して走査線およびデータ線に接続された画素電極とが設けられている。複数の画素電極は、ITOなどの透明導電材料によって形成されてマトリクス状に配列するとともに、対向基板30上の対向電極に液晶を挟んで対向するようになっている。か

(9)

15

かる構成の下、画素電極と対向電極との間に挟まれた液晶は、両電極の間に印加された電圧に応じてその配向方向が変化する。

【0038】次に、図2は、表示領域内において各画素に対応して設けられたTFT24の近傍の構成を示す断面図である。同図に示すように、アクティブマトリクス基板20の表面には、 SiO_2 （酸化珪素）などからなる下地保護膜281を下地として、シリコン層241が形成されている。このシリコン層241の表面はゲート絶縁膜282によって覆われている。そして、このシリコン層241のうち、ゲート絶縁膜282を挟んでゲート電極242と重なる領域がチャネル領域241aとなっている。このゲート電極242は走査線の一部である。一方、シリコン層241およびゲート電極242が形成された下地保護膜281の表面は、 SiO_2 などからなる第1層間絶縁膜283によって覆われている。

【0039】また、図2に示すように、シリコン層241のうちチャネル領域241aのソース側には低濃度ソース領域241bおよび高濃度ソース領域241Sが設けられる一方、チャネル領域241aのドレイン側には低濃度ドレイン領域241cおよび高濃度ドレイン領域241Dが設けられて、いわゆるLDD（Lightly Doped Drain）構造となっている。このうち、高濃度ソース領域241Sは、ゲート絶縁膜282と第1層間絶縁膜283とにわたって開孔するコンタクトホールを介して、ソース電極243に接続されている。このソース電極243は、上述したデータ線（図2における紙面垂直方向に延在する）の一部として構成される。一方、高濃度ドレイン領域241Dは、ゲート絶縁膜282と第1層間絶縁膜283とにわたって開孔するコンタクトホールを介して、ソース電極243と同一層からなるドレイン電極244に接続されている。

【0040】ソース電極243およびドレイン電極244が形成された第1層間絶縁膜283の表面は、例えばアクリル系の樹脂材料などからなる第2層間絶縁膜284によって覆われている。そして、上述した画素電極23は、この第2層間絶縁膜284の面上に形成されるとともに、当該第2層間絶縁膜284に設けられたコンタクトホール23aを介してドレイン電極244に接続されている。すなわち、画素電極23は、ドレイン電極244を介して、シリコン層241の高濃度ドレイン領域241Dに接続されている。

【0041】なお、走査線駆動回路21.1およびデータ線駆動回路21.2に含まれるTFT、すなわち、例えばこれらの駆動回路のうちシフトレジスタに含まれるインバータを構成するNチャネル型およびPチャネル型のTFTは、後の製造プロセスの説明において詳述するように、画素電極23と接続されていない点を除いて上記TFT24と同様の構成となっている。

【0042】次に、アクティブマトリクス基板20の張

16

出領域201に形成されたパッド221の構成について説明する。図1に示すように、外部装置から与えられた信号の入力端子として機能するパッド221は、アクティブマトリクス基板20の縁辺に沿って列をなすように形成される。ここで、図3（a）は、このパッド221近傍の構成を示す断面図であり、図3（b）はアクティブマトリクス基板20と前掲図24に示したFPC9とを接合した状態におけるパッド221近傍の構成を示す断面図である。

【0043】図3（a）に示すように、アクティブマトリクス基板20を覆うゲート絶縁膜282上には、パッド221に対応した部分を有する第1導電膜271および第2導電膜272と、当該パッド221を構成する第3導電膜273とが形成されている。このうち第1導電膜271は、上述したゲート電極242（すなわち走査線）と同一層から形成される一方、第2導電膜272は、上述したソース電極243（およびドレイン電極244）と同一層から形成される。ここで、表示領域内においてゲート電極242とソース電極243との間に第1層間絶縁膜283が介在しているのは図2を例示して説明した通りであるが、この第1層間絶縁膜283は張出領域201にも至るように形成されている。ただし、第1層間絶縁膜283のうちパッド221に対応する部分には開孔部272aが設けられており、当該開孔部272aを介して第1導電膜271と第2導電膜272とが面接触するようになっている。逆に、隣接するパッド221同士の間領域においては、表示領域と同様に第1層間絶縁膜283が形成されている。このように第1導電膜271と第2導電膜272とを導通させるのは、パッド221から走査線駆動回路21.1またはデータ線駆動回路21.2に至る引廻し配線21.3の抵抗値を低く抑えるためである。

【0044】また、パッド221に相当する第3導電膜273は、上述した画素電極23と同一層から形成される。ここで、表示領域内において画素電極23とソース電極243との間に第2層間絶縁膜284が介在しているのは上述した通りであるが、この第2層間絶縁膜284は、表示領域のみならず張出領域201にも至るように形成される。ただし、本実施形態における第2層間絶縁膜284は、図1に示すように、各パッド221が形成された領域と当該各パッド221の周辺の領域（すなわち、各パッド221の外側の領域であって当該パッド221を包囲する領域）とからなるパッド形成領域201a内には設けられていない。なお、このようにパッド形成領域201a内には第2層間絶縁膜284は形成されていないので、図3（a）においては当該第2層間絶縁膜284は現われていない。また、本実施形態においては、図1に示すように、アクティブマトリクス基板20上に列をなす複数のパッド221の各々の間の領域も、パッド形成領域201aに含まれるようになってお

(10)

17

り、この領域にも第2層間絶縁膜284は設けられていない。

【0045】さらに、本実施形態においては、上記パッド形成領域201aに加えて、当該パッド形成領域201aからアクティブマトリクス基板20における当該各パッド221に近接する縁辺までの領域（以下、「縁辺領域」と表記する）201bにおいても、第2層間絶縁膜284が設けられていない。このように、本実施形態においては、第2層間絶縁膜284がパッド形成領域201aおよび縁辺領域201bを避けるように形成されているため、パッド221を構成する第3導電膜273は、第2導電膜272の表面を覆うとともに当該第2導電膜272と接触するように形成され、図3(a)に示すように断面視凹状の形状となっている。かかる構成により、第1導電膜271と第2導電膜272と第3導電膜273とが相互に導通するようになっている。

【0046】そして、かかるアクティブマトリクス基板20のうちパッド221近傍の領域には、図24に示したFPC9が接合される。すなわち、パッド221とFPC9の金属導線91とがACF93を挟んで対向するようにアクティブマトリクス基板20とFPC9とを配置させるとともに、ACF93の接着剤932を加熱した状態で両者を圧着するのである。このとき、図3

(b)に示すように、パッド221とFPC9との導通は金属導線91と第3導電膜273の表面全体との接触により得られる。

【0047】以上説明したように、本実施形態に係る液晶装置101においては、アクティブマトリクス基板20を覆う第2層間絶縁膜284が、パッド形成領域201aおよび縁辺領域201bを避けるように形成されている。すなわち、第2導電膜272と第3導電膜273との間や隣接するパッド221同士の間には、第2層間絶縁膜284が形成されていない。したがって、第2導電膜272の表面を覆うように第3導電膜273が形成されたとき、図23に示した従来の液晶装置と比較して、第3導電膜273の凹状の内面の深さを第2層間絶縁膜284の厚さの分だけ浅くすることができる。このため、FPC9の接着剤932は第3導電膜273の内面に充分に入り込むことができるから、第3導電膜273の表面全体をFPC9との接合に利用することができる。このように、本実施形態に係る液晶装置101によれば、パッド221（第3導電膜273）におけるFPC9と接触する部分の面積を十分に確保することができるから、当該パッド221とFPC9の金属導線91とを導通粒子931を介して確実に導通させることができる。こうして両者間の導通不良が防止される結果、液晶装置の歩留まりが向上される。また、第2導電膜272の表面を覆うように第3導電膜273が形成されるので、第2導電膜272と第3導電膜273との導通がより一層確実なものとなる。

18

【0048】さらに、この液晶装置101においては、第2層間絶縁膜284が、パッド形成領域201aに加えて縁辺領域201bをも避けるように形成されている。このため、パッド221の近傍の領域と縁辺領域201bとの段差を少なくすることができるから、アクティブマトリクス基板20とFPC9との接合を容易に行なうことができる。

【0049】＜A-1-2：製造プロセス＞次に、本実施形態に係る液晶装置101の製造プロセスについて説明する。まず、図4ないし図6を参照して、液晶装置101の製造プロセス、特にアクティブマトリクス基板20上の各構成要素に関する製造プロセスを説明する。なお、図4ないし図6に示す各断面図は、図1中のA-A'線の断面のうち駆動回路が形成される領域の断面（図面左側）と、TFT24が形成される領域の断面（図面中央）と、パッド形成領域201aおよび縁辺領域201bの断面（図面右側）とにそれぞれ対応している。なお、以下の説明において、不純物濃度は、いずれも活性化アニール後の不純物濃度として表されている。

【0050】まず、図4(a)に示すように、石英基板やガラス基板などの絶縁性基板であるアクティブマトリクス基板20の表面に、シリコン酸化膜などからなる下地保護膜281を形成する。次に、ICVD法、プラズマCVD法などを用いてアモルファスシリコン層501を形成した後、レーザアニール法または急速加熱法により結晶粒を成長させてポリシリコン層とする。さらに、図4(b)に示すように、当該ポリシリコン層をフォトリソグラフィ法によってパターニングして、島状のシリコン層241、251および261を残す。このうちシリコン層241は、表示領域内に形成されて画素電極23に接続されるTFT（以下、「画素用TFT」と表記する場合がある）24を構成するものであり、シリコン層251および261は、走査線駆動回路211またはデータ線駆動回路212に含まれるPチャネル型およびNチャネル型のTFT（以下、「駆動回路用TFT」と表記する場合がある）25および26をそれぞれ構成するものである。

【0051】次に、プラズマCVD法、熱酸化法などにより、シリコン層の全表面に厚さが約30nm～約200nmのシリコン酸化膜からなるゲート絶縁膜282を形成する。ここで、熱酸化法を利用してゲート絶縁膜282を形成する際には、シリコン層241、251および261の結晶化も行い、これらのシリコン層をポリシリコン層とすることができる。チャネルドープを行う場合には、例えば、このタイミングで約 $1 \times 10^{12} \text{ cm}^{-2}$ のドーパ量でボロンイオンを打ち込む。その結果、シリコン層241、251および261は、不純物濃度が約 $1 \times 10^{17} \text{ cm}^{-3}$ の低濃度P型のシリコン層となる。

【0052】次に、図4(c)に示すように、ゲート絶縁膜282の表面全体に、ドープドシリコンやシリサイ

(11)

19

ド膜、あるいはアルミニウム膜やクロム膜、タンタル膜といった金属膜などからなるゲート電極形成用導電膜502を形成する。当該導電膜502の厚さはおおむね200nm程度である。

【0053】次に、ゲート電極形成用導電膜502の表面にパターニング用マスク503を形成し、この状態でパターニングを行なって、図4(d)に示すように、Pチャネル型の駆動回路用TF T 25を構成するゲート電極252を形成する。このとき、ゲート電極形成用導電膜502のうち、画素用TF T 24およびNチャネル型の駆動回路用TF T 26に対応する部分はパターニング用マスク503で覆われているので、上記パターニングに際して除去されない。また、ゲート電極形成用導電膜502のうちパッド221に対応する部分も除去されることはない。

【0054】続いて、図4(e)に示すように、上記パターニングにおいて除去されることなく残ったゲート電極形成用導電膜502をマスクとして用い、シリコン層251に対してボロンイオンを約 $1 \times 10^{15} \text{cm}^{-2}$ ドーズ量でイオン注入する。その結果、不純物濃度が $1 \times 10^{20} \text{cm}^{-3}$ の高濃度のソース領域251Sおよびドレイン領域251Dがゲート電極252に対してセルフアライン的に形成される。シリコン層251のうちゲート電極252によって覆われていた領域はチャネル領域251aとなる。

【0055】次に、図5(a)に示すように、Pチャネル型の駆動回路用TF T 25に対応する部分を完全に覆うとともに、画素用TF T 24のゲート電極およびNチャネル型の駆動回路用TF T 26のゲート電極が形成されるべき領域を覆うパターニング用マスク504を形成する。このとき、同時にパッド形成領域201a内において第1導電膜271となるべき領域もパターニング用マスク504によって覆う。この後、図5(b)に示すように、パターニング用マスク504を使用してゲート電極形成用導電膜502をパターニングし、画素用TF T 24のゲート電極242と、Nチャネル型の駆動回路用TF T 26のゲート電極262と、張出領域201内の第1導電膜271とを同時に形成する。

【0056】次に、パターニング用マスク504を残したまま、リンイオンを $1 \times 10^{15} \text{cm}^{-2}$ のドーズ量でイオン注入する。その結果、パターニング用マスク504に対してセルフアライン的に不純物が導入されて、シリコン層241および261中に高濃度ソース領域241Sおよび261Sならびに高濃度ドレイン領域241Dおよび261Dが形成される。ここで、シリコン層241および261のうち、高濃度のリンが導入されない領域は、ゲート電極242および262によって覆われていた領域よりも広い。したがって、シリコン層241および261において、ゲート電極242および262と、高濃度ソース領域241Sおよび261Sならびに

20

高濃度ドレイン領域241Dおよび261Dとの間(すなわち、ゲート電極242および262の両側)には、高濃度のリンが導入されない領域が形成される。

【0057】次いで、パターニング用マスク504を除去し、この状態でリンイオンを $1 \times 10^{13} \text{cm}^{-2}$ のドーズ量でイオン注入する。その結果、シリコン層241および261にはゲート電極242および262に対してセルフアライン的に低濃度の不純物が導入され、図5

(c)に示すように、低濃度ソース領域241bおよび261b、ならびに低濃度ドレイン領域241cおよび261cが形成される。一方、ゲート電極242および262と重なる領域にはチャネル形成領域241aおよび261aがそれぞれ形成される。この後、図5(d)に示すように、アクティブマトリクス基板20の全面にわたって第1層間絶縁膜283を形成するとともに、フォトリソグラフィ法を用いて当該第1層間絶縁膜283をパターニングすることによって、各TF Tのソース電極およびドレイン電極に対応する位置にコンタクトホールを形成する。このとき、同時に第1層間絶縁膜283のうち各パッド221に対応する部分を除去して、第1導電膜271と第2導電膜272とを接触させるための開孔部272aを形成する。

【0058】次に、第1層間絶縁膜283を覆うように、アルミニウムやクロム、タンタルなどの金属からなる導電膜505を形成する。この導電膜505の厚さは概ね200nmないし300nm程度である。この後、導電膜505のうちTF T 24、25および26のソース電極およびドレイン電極が形成されるべき領域と、パッド形成領域201a内の第2導電膜272が形成されるべき領域を覆うようにパターニング用マスク506を形成するとともに、当該導電膜505をパターニングして、図5(e)に示すソース電極243、253、263、ドレイン電極244および254、ならびに第2導電膜272を同時に形成する。

【0059】次いで、図6(a)に示すように、これらが形成された第1層間絶縁膜283を覆う第2層間絶縁膜284を、例えばアクリル系などの樹脂材料によって形成する。この第2層間絶縁膜284は、約 $1 \mu\text{m}$ ないし $2 \mu\text{m}$ 程度の厚さに形成されることが望ましい。続いて、図6(b)に示すように、当該第2層間絶縁膜284のうち画素用TF T 24のドレイン電極244に対応する部分をエッチングなどによって除去してコンタクトホール23aを形成する。このとき、同時に第2層間絶縁膜284のうちパッド形成領域201aおよび縁辺領域201bに対応する領域も除去する。

【0060】この後、アクティブマトリクス基板20の全面を覆うようにITOなどの透明導電材料からなる薄膜を形成する。そして、当該薄膜をパターニングすることにより、図6(c)に示すように、上記第2層間絶縁膜284のコンタクトホール23aを介してドレイン電

(12)

21

極244と導通する画素電極23を形成すると同時に、第2導電膜272の上面に位置する第3絶縁膜273をパッド221として形成する。さらに、当該アクティブマトリクス基板20の表示領域を覆うように配向膜を形成するとともに、当該配向膜に対して所定の方向にラビング処理を施す。

【0061】こうして各構成要素が形成されたアクティブマトリクス基板20のうち対向基板30と対向すべき領域の縁辺に沿って、光硬化性樹脂インクをディスペンサによって描画し、未硬化のシール材40を形成する。このとき、シール材40の一部には液晶注入口41を形成しておく。

【0062】他方、アクティブマトリクス基板20とは別に、透明な絶縁基板である対向基板30の一方の面上に、対向電極および遮光層31を形成するとともに、配向膜を塗布して所定の方向にラビング処理を施す。

【0063】次に、以上の工程により得られたアクティブマトリクス基板20と対向基板30とを、それぞれの基板に形成された配向膜が内側を向くように対向させ、未硬化のシール材40を硬化させて両基板を貼り合わせる。その後、液晶注入装置を用いることにより、アクティブマトリクス基板20と対向基板30と間に液晶注入口41を介して液晶を注入する。そして、液晶注入口41を封止剤42で封止して液晶装置101が完成する。

【0064】以上説明したように、本実施形態に係る液晶装置101の製造方法においては、パッド221に対応する第1導電膜271とTFT（画素用TFTおよび駆動回路用TFT）のゲート電極、パッド221に対応する第2導電膜272とTFTのソース電極（およびドレイン電極）、パッド221を構成する第3導電膜273と画素電極23が、それぞれ同一の工程において同一の層から形成されるようになっている。加えて、本実施形態においては、画素用TFT24と画素電極23とを接続するためのコンタクトホール23aを第2層間絶縁膜284に形成すると同時に、当該第2層間絶縁膜284のうちパッド形成領域201aおよび縁辺領域201bに相当する領域を除去するようになっている。このため、TFTを形成すると同時にパッド221が形成され、パッド221を形成するための特別な工程を追加する必要がない。したがって、TFTを備える一般的な液晶装置の製造と同等の生産効率を確保しつつ、導通不良が生じにくいパッドを備えた液晶装置を製造することができるのである。

【0065】＜A-2：第2実施形態＞次に、図7を参照して、本発明の第2実施形態に係る液晶装置について説明する。前掲図1を例示して説明したように、上記第1実施形態に係る液晶装置101においては、第2層間絶縁膜284が、パッド形成領域201aに加えて縁辺領域201bを避けるように形成された構成とした。これに対し、本実施形態に係る液晶装置102は、図7に

22

示すように、第2層間絶縁膜284がパッド形成領域201aのみを避けるように形成されており、縁辺領域201bには形成されている点で、上記第1実施形態に示した液晶装置101とは異なっている。

【0066】本実施形態に係る液晶装置102においても、第2層間絶縁膜284がパッド形成領域201aを避けるように形成されているため、第2導電膜272と第3導電膜273との間や隣接するパッド221同士の間には、第2層間絶縁膜284が存在しない。したがって、第2導電膜272の表面を覆うように第3導電膜273が形成され、第3導電膜273の凹状の内面の深さが、第2層間絶縁膜284の厚さの分だけ浅くなる。このため、第3導電膜273の内面にACF93の接着剤932を十分に入り込ませることができるから、パッド221におけるFPC9と接触する部分の面積を十分に確保することができ、パッド221とFPC9の金属導線91とを導通粒子931を介して確実に導通させることができるという第1実施形態と同様の効果が得られる。

【0067】＜A-3：第3実施形態＞次に、本発明の第3実施形態に係る液晶装置について説明する。上記第1または第2実施形態においては、第2層間絶縁膜284が単一層からなる構成を例示した。これに対し、本実施形態に係る液晶装置は、第2層間絶縁膜284が複数の層からなる構成を採る。

【0068】図8は、アクティブマトリクス基板20のうち表示領域内に形成された（画素用）TFT24近傍の構成を示す断面図である。同図に示すように、本実施形態に係る液晶装置においては、第2層間絶縁膜284と画素電極23との間に、アルミニウムや銀といった光反射性を有する材料からなる反射層29が形成されている。かかる構成の下、対向基板30側から入射した太陽光や室内照明光などの外光は、当該反射層29の表面で反射して対向基板30側に射出し、これによりいわゆる反射型表示が実現される。さらに、本実施形態においては、第1層間絶縁膜283と画素電極23との間に介在する第2層間絶縁膜284が、当該第1層間絶縁膜283側に位置する下側絶縁層284aと、画素電極23側に位置する上側絶縁層284bの2層から構成されている。詳述すると、以下の通りである。

【0069】本実施形態においては、第2層間絶縁膜284のうち反射層29に接する表面（すなわち、上側絶縁層284bの表面）が、多数の微細な凹凸（図示略）が形成された粗面となっている。したがって、かかる粗面上に薄膜状に形成された反射層29の表面には、当該粗面を反映した凹凸（すなわち散乱構造）が形成されることとなる。この結果、対向基板30側からの入射光は、当該反射層29の表面において適度に散乱した後に対向基板30側に射出するため、当該反射層29表面における鏡面反射を回避して広い視野角を確保することが

(13)

23

できるのである。そして、本実施形態においては、第2層間絶縁膜284の表面を粗面化するために以下に示す方法を用いる。すなわち、まず、ソース電極243などが形成された第1層間絶縁膜283を覆うように樹脂層を形成するとともに、当該絶縁層表面のうち表示領域内の多数の微細な部分をエッチングによって選択的に除去し、表面に凹凸を有する下側絶縁層284aを形成する。このようにエッチングによって形成された凹凸は滑らかな粗面とはならず、角部を有している。次いで、かかる下側絶縁層284aの表面に樹脂材料を塗布することによって上側絶縁層284bを形成する。この結果、上側絶縁層284bの表面は、先に形成された下側絶縁層284a表面の凹凸を反映し、かつ滑らかな凹凸形状の粗面となる。このように滑らかな粗面上に反射層29を形成することによって、当該反射層29の表面に良好な特性をもった散乱構造を形成することができるのである。すなわち、本実施形態においては、良好な散乱特性を有する反射層を形成するために樹脂材料を二度塗りするようになっており、この各々の工程において下側絶縁層284aおよび上側絶縁層284bが形成される。

【0070】次に、本実施形態に係る液晶装置のパッド221の構成を説明する。図9(a)は、各パッド221の構成を示す概略断面図であり、図9(b)はアクティブマトリクス基板20とFPC9とを接合した状態を示す断面図である。下側絶縁層284aと上側絶縁層284bの2層からなる第2層間絶縁膜284は、表示領域のみならず張出領域201にも至るように形成される。しかしながら、このうちの上側絶縁層284bは、パッド221が形成される領域および当該パッド221の周辺の領域からなるパッド形成領域201aと、当該パッド形成領域201aからアクティブマトリクス基板20の縁辺に至る縁辺領域201bとを除く領域に設けられている。このため、図9(a)および(b)中に上側絶縁層284bは現われていない。その一方、下側絶縁層284aは、図9(a)および(b)に示すように、パッド形成領域201aおよび縁辺領域201bにも至るように形成されている。そして、下側絶縁層284aのうちパッド221に対応する領域には開孔部273aが形成されている。パッド221を構成する第3導電膜273は、当該下側絶縁層284aを覆うように形成されるため、開孔部273aを介して第2導電膜272と面接触する。

【0071】このように、本実施形態に係る液晶装置においては、隣接するパッド221同士の間や第2導電膜272と第3導電膜273との間には下側絶縁層284aのみが形成されており、上側絶縁層284bは形成されていない。このため、第3導電膜273の凹状の内面の深さを、上側絶縁層284bの厚さの分だけ薄くすることができる。この結果、図9(b)に示すように、第3導電膜273の内面に接着剤932を充分に行き渡ら

24

せることができ、第3導電膜273の表面全体をFPC9との接合に利用することができる。これにより、本実施形態に係る液晶装置においても、上記第1または第2実施形態に係る液晶装置と同様に、パッド221におけるFPC9と接触する部分の面積を十分に確保することができ、パッド221とFPC9の金属導線91とを導通粒子931を介して確実に導通させることができるという効果が得られる。

【0072】＜A-4：第4実施形態＞次に、図10を参照して、本発明の第4実施形態に係る液晶装置104について説明する。上述した第1実施形態においては、走査線駆動回路211およびデータ線駆動回路212がアクティブマトリクス基板20上に直接形成された液晶装置101を例示した(図1参照)。これに対し、本実施形態に係る液晶装置104においては、図10に示すように、駆動回路がアクティブマトリクス基板20上には形成されていない。すなわち、本実施形態においては、FPC9のうちアクティブマトリクス基板20に接合されるべき縁端部とは反対側の縁端部に回路基板が接合されるようになっており、この回路基板上に走査線駆動回路およびデータ線駆動回路を搭載したICチップが実装されているのである。このように、本実施形態においては、外部に設けられた駆動回路から各走査線および各データ線に対して駆動信号が与えられるようになっているため、アクティブマトリクス基板20には、走査線およびデータ線の数と同数のパッド222が設けられている。したがって、図10に示すように、液晶装置104のパッド222は、図1に示した液晶装置101のパッド221と比較して数が多く、かつパッド222同士の間隔が狭くなっている。なお、以下では、アクティブマトリクス基板20上に駆動回路が直接形成された液晶装置におけるパッド(すなわち図1に示したパッド221)と、駆動回路が外部に設けられた液晶装置におけるパッド(すなわち図4に示すパッド222)とを特に区別する場合、前者を「大パッド」と表記する一方、後者を「小パッド」と表記するものとする。

【0073】図11(a)は、本実施形態に係る液晶装置104のパッド222近傍の構造を示す概略断面図であり、図11(b)は、アクティブマトリクス基板20とFPC9とを接続した状態を示す断面図である。これらの図に示すように、本実施形態におけるパッド222近傍の層構造は、上記第1実施形態と同様の構造となっている。すなわち、画素電極23と同一層から形成されてパッド222を構成する第3導電膜273が、ソース電極243(もしくは253または263)と同一層からなる第2導電膜272、およびゲート電極242(もしくは252または262)と同一層からなる第1導電膜271と導通する。そして、表示領域内においてソース電極243と画素電極23との間に介在する第2層間絶縁膜284は、パッド形成領域201aおよび縁辺領

(14)

25

域201bを避けるように形成されている。ただし、本実施形態においては、上述したように、隣接するパッド222同士の間隔および各パッド自体の幅が狭いため、各パッド222に対応して第1層間絶縁膜283に形成された開孔部272aも面積が小さい。したがって、当該開孔部272aに入り込んだ第2導電膜272の表面は概ね平坦となる。この結果、前掲図3に示した第3導電膜273と比較すれば明らかな通り、第2導電膜272を覆うように形成された第3導電膜273の表面は概ね平坦となる。したがって、アクティブマトリクス基板20とFPC9とを接合した場合、図11(b)に示すように、当該FPC9の金属導線91は、第3導電膜273の表面全体と接触して導通することとなる。

【0074】このように、本実施形態においても、上記第1実施形態と同様に、第2層間絶縁膜284がパッド形成領域201aおよび縁辺領域201bを避けるように形成されているため、図11(a)に示すように、隣接するパッド222同士の間や第2導電膜272と第3導電膜273との間には、第2層間絶縁膜284が存在しない。この結果、第3導電膜273の表面を概ね平坦にすることができるから、パッド222同士の間隔および各パッド222の幅が狭いにもかかわらず、FPC9の金属導線91との接触に利用できる第3導電膜273の面積を十分に確保することができる。したがって、パッド222とFPC9の金属導線91とを導通粒子931を介して確実に導通させることができ、両者間の導通不良を有効に防止することができる。また、第2導電膜272の表面を覆うように第3導電膜273が形成されるので、第2導電膜272と第3導電膜273との導通がより一層確実なものとなる。

【0075】<A-5：第5実施形態>次に、図12は、本発明の第5実施形態に係る液晶装置105の構成を示す平面図である。同図に示すように、この液晶装置105は、第2層間絶縁膜284がパッド形成領域201aのみを避けるように設けられている点で、パッド形成領域201aおよび縁辺領域201bの双方の領域にわたって第2層間絶縁膜284が除去された構成を採る上記第4実施形態に係る液晶装置104(図10参照)とは異なっている。

【0076】本実施形態においても、第2層間絶縁膜284がパッド形成領域201aを避けるように形成されているため、第2導電膜272と第3導電膜273との間やパッド222同士の間には第2層間絶縁膜284が存在しない。この結果、第2導電膜272の表面を覆うように形成された第3導電膜273の表面を、前掲図11(a)および(b)に示したのと同様に、概ね平坦な形状にすることができる。したがって、第3導電膜273の表面全体をFPC9の金属導線91との接触に利用することができるから、パッド222同士の間隔や各パッド222自体の幅が狭いにもかかわらず金属導線91

26

との接触に利用できる第3導電膜273の面積を十分に確保することができる。したがって、パッド222とFPC9の金属導線91とを導通粒子931を介して確実に導通させることができ、両者間の導通不良を防止することができる。

【0077】<A-6：第6実施形態>次に、本発明の第6実施形態に係る液晶装置について説明する。本実施形態に係る液晶装置は、第2層間絶縁膜284が下側絶縁層284aおよび上側絶縁層284bの2層から構成される点で、上記第3実施形態に示した液晶装置と共通するが、走査線駆動回路およびデータ線駆動回路が外部に設けられているため、当該第3実施形態に示した液晶装置と比較してパッド222の数が多く、かつパッド222同士の間隔が狭くなっている。

【0078】図13(a)は、本実施形態に係る液晶装置の構成を示す概略断面図であり、図13(b)は、アクティブマトリクス基板20とFPC9とが接続された状態を示す断面図である。これらの図に示すように、本実施形態におけるパッド222近傍の層構造は、上記第3実施形態に示したものと同様である。すなわち、第2層間絶縁膜284は表示領域のみならず張出領域201にも至るように形成されるが、図13(a)および

(b)に示すように、当該第2層間絶縁膜284のうち上側絶縁層284bは、パッド222が形成される領域および当該パッド222の周辺の領域からなるパッド形成領域201aと、当該パッド形成領域201aからアクティブマトリクス基板20の縁辺に至る縁辺領域291bとを除く領域に設けられている。その一方、下側絶縁層284aは、パッド形成領域201aおよび縁辺領域201bにも至るように形成されるとともに、当該下側絶縁層284aのうちパッド222に対応する領域に設けられた開孔部273aを介して、第2導電膜272と第3導電膜273とが接触するようになっている。この場合、第3導電膜273は、図13(a)および

(b)に示すように、底側から開口側に向かってテーパ状に広がる断面視凹状であり、下側絶縁層284aの面上に位置する鍔状の接地面2731を有している。

【0079】このように、本実施形態においては、第2導電膜272と第3導電膜273との間やパッド222同士の間には下側絶縁層284aのみが形成されており、上側絶縁層284bは形成されていない。このため、第3導電膜273の凹状の内面の深さを、上側絶縁層284bの厚さの分だけ薄くすることができる。このため、図13(b)に示すように、FPC9の接着剤932を第3導電膜273の内面に十分に行き渡らせることができるから、第3導電膜273の表面全体をFPC9との接合に利用することができる。また、第3導電膜273の底側から開口側までの深さが浅いため、第3導電膜273の底側の内径と開口側の内径との差が小さくなる。この結果、パッド222同士の間隔が狭いにもか

(15)

27

かわらず、FPC9との接触に利用できる第3導電膜273の接地面2731の面積を十分に確保することができる。したがって、この液晶装置においても、パッド222におけるFPC9と接触する部分の面積を十分に確保することができ、パッド222とFPC9の金属導線91とを導通粒子931を介して確実に導通させることができ、両者間の導通不良を有効に防止することができる。

【0080】ところで、上記第3または第6実施形態においては、第2層間絶縁膜284のうち上側絶縁層284bをパッド形成領域201aおよび縁辺領域201bを避けるように形成した場合を想定したが、これらの領域を避けるように形成されるのは必ずしも上側絶縁層284bである必要はない。すなわち、上記の例とは逆に、下側絶縁層284aをパッド形成領域201aおよび縁辺領域201bを避けるように形成する一方、上側絶縁層284bを両領域に至るように形成してもよい。反射層29の散乱構造を形成するために、第2層間絶縁膜284を下側絶縁層284aと上側絶縁層284bの2層から形成する場合には、下側絶縁層284aをパッド形成領域201aおよび縁辺領域201bを避けるように形成する方がむしろ望ましいといえる。その理由は、以下の通りである。すなわち、第2層間絶縁膜284の表面（上側絶縁層284bの表面）を粗面とする場合には、上記第3実施形態において例示したように、下側絶縁層284aとなる樹脂層表面を選択的に除去することによって微細な凹凸を形成した後、この面上に上側絶縁層284bを形成する方法を採ることが考えられる。かかる方法を採った場合には、下側絶縁層284aの表面を選択的に除去すると同時に、当該下側絶縁層284aのうちパッド形成領域201aおよび縁辺領域201bに対応する領域を除去すれば、上側絶縁層284bの一部を除去する場合と比較して、絶縁層のうちパッド形成領域201aおよび縁辺領域201bに対応する部分を除去するためだけの独立した工程が不要となり、製造プロセスを簡素化することができるのである。

【0081】また、上記第3または第6実施形態においては、第2層間絶縁膜284が2層から形成される場合を例示したが、当該第2層間絶縁膜284を構成する層の数はこれに限られるものではない。要は、第2層間絶縁膜284が複数の層から構成されるとともに、そのうちの一部の層がパッド形成領域201a（またはパッド形成領域201aおよび縁辺領域201bの双方）を避けるように形成される一方、他の一部の層が当該領域にも至るように形成されていればよいのである。

【0082】＜A-7：第7実施形態＞次に、本発明の第7実施形態に係る液晶装置の構成を説明する。上記第3実施形態においては、パッド形成領域201aに至るように形成された第2層間絶縁膜284の一部の層（下側絶縁層284a）のうち、パッド221に対応する領

28

域の大部分にわたって開孔部273aが形成され、第2導電膜272と第3導電膜273とが当該開孔部273aを介して接触する構成を例示した。これに対し、本実施形態に係る液晶装置は、第2層間絶縁膜284のうち上側絶縁層284bがパッド形成領域201aにも至るように形成される一方、当該上側絶縁層284bのうち第3導電膜273に対応する領域内に複数の開孔部273aが設けられた構成となっている。

【0083】図14（a）は本実施形態に係る液晶装置のパッド221近傍の構成を示す平面図であり、同図（b）は（a）におけるB-B'線視断面図である。図14（a）に示すように、本実施形態においては、第2層間絶縁膜284のうち、下側絶縁層284aはパッド形成領域201aを避けるように形成される一方、上側絶縁層284bはパッド形成領域201a内にも形成されて第2導電膜272を覆うようになっている。そして、上側絶縁層284bのうちパッド221に対応する領域内には、複数（本実施形態においては9個）の開孔部273aが設けられている。パッド221を構成する第3導電膜273は、かかる上側絶縁層284bを覆うように形成されるため、当該第3導電膜273の一部は上記開孔部273aに入り込んで第2導電膜272と接触する。さらに、本実施形態においては、ひとつのパッド221に対応して上側絶縁層284bに設けられた複数の開孔部273aが、当該パッド221に対応する領域内にわたって概ね均等に（すなわち、当該領域内の一部に偏ることなく）分布するようになっている。

【0084】また、本実施形態においては、第3導電膜273とFPC9の金属導線91とを導通させるための導通粒子931の径に対応して、上側絶縁層284bに設けられた開孔部273aの大きさが選定されている。具体的には、図14（b）に示すように、各開孔部273aに対応して第3導電膜273の表面に形成される窪みに上記導通粒子931が嵌り込むように、各開孔部273aの大きさが選定されているのである。さらに、本実施形態においては、図14（b）に示すように、導通粒子931の全体が上記窪みに完全に入り込むのではなく、その一部のみが当該窪みに嵌りこむように、すなわち導通粒子931の一部が第3導電膜273の表面からみて突出するように、当該開孔部273aの大きさが選定されている。

【0085】このように、本実施形態においては、上側絶縁層284bのうちパッド221に対応する領域に、相互に離間する複数の開孔部273aが形成されるようになっているため、パッド221の表面を広い範囲にわたって平坦化することができる。したがって、接着剤932をパッド221の全面に容易に行き渡らせることができるから、パッド221とFPC9の金属導線91とを導通粒子931を介してより確実に導通させることができる。

(16)

29

【0086】さらに、本実施形態においては、パッド221とFPC9の金属導線91とを導通させるための導通粒子931が第3導電膜273の窪みに嵌り込むように、開孔部273aの大きさが選定されている。ここで、アクティブマトリクス基板20とFPC9との接合時には、加熱により軟化した接着剤932が流動するため、これに伴って導通粒子931も移動しやすくなる。しかしながら、本実施形態によれば、図14(b)に示したように第3導電膜273の窪みに嵌り込んだ導通粒子931は、当該接着剤932の流動にもかかわらず、その位置が保持されることとなる。この結果、導通対象となるパッド221と金属導線91との間に位置すべき導通粒子931が接着剤932の流動に伴って移動してしまうといった事態を回避することができるから、両者の導通をより確実に図ることができるのである。また、本実施形態においては、導通粒子931の全体が第3導電膜273の窪みに完全に入り込むことは回避されるようになっているから、この観点からも両者の導通が確実に図られる。

【0087】なお、本実施形態においては、走査線駆動回路211およびデータ線駆動回路212がアクティブマトリクス基板20に直接形成され、大パッド221を備える液晶装置を例示したが、これらの駆動回路が外部に設けられ、小パッド222を備える液晶装置においても同様の構成を採ることができる。すなわち、この場合には、図15(a)および(b)に示した構成とすればよい。なお、この場合にも、開孔部273aの大きさを、導通粒子931の大きさに応じて選定することが望ましい。

【0088】＜A-8：第8実施形態＞次に、本発明の第8実施形態に係る液晶装置について説明する。図16(a)は、本実施形態に係る液晶装置のパッド近傍の構成を示す平面図であり、同図(b)は(a)におけるD-D'線視断面図である。なお、図16(a)および(b)においては、走査線駆動回路およびデータ線駆動回路が外部に設けられ、小パッドを備えた液晶装置が例示されている。

【0089】上記第7実施形態においては、上側絶縁層284bに形成された複数の開孔部273aが、パッド221に対応する領域内において略均等に分布する構成を採った。これに対し、本実施形態においては、図16(a)および(b)に示すように、複数の開孔部273aがパッド222に対応する領域のうち特定の部分に偏在するようになっている。具体的には、上側絶縁層284bの面上にあってパッド222に対応する略長形状の領域のうち、対向する二辺（短辺）の近傍に偏在するように、複数の開孔部273aが形成されている。なお、図16(a)および(b)においては、上記二辺の近傍にそれぞれ4個の開孔部273aが形成された場合が例示されている。加えて、本実施形態においては、パ

30

ッド222に対応する領域の中央部近傍にも開孔部273aが形成されている。かかる構成を採った場合にも、上記第7実施形態と同様の効果が得られる。なお、本実施形態においても、開孔部273aの大きさを、導通粒子931の大きさに応じて選定することが望ましい。

【0090】＜A-9：第9実施形態＞次に、図17

(a)および(b)を参照して、本発明の第9実施形態に係る液晶装置について説明する。前掲図9に示した第3実施形態に係る液晶装置においては、第1導電膜271と第2導電膜272とが第1層間絶縁膜283に形成された開孔部272aを介して導通する構成を例示した。これに対し、本実施形態においては、図17(a)および(b)に示すように、第1層間絶縁膜283には開孔部272aが形成されていない。したがって、第1導電膜271と第2導電膜272との間には第1層間絶縁膜283が介在し、両導電膜は導通していない。

【0091】また、本実施形態における第2層間絶縁膜284は、下側絶縁層284aおよび上側絶縁層284bの2層からなり、このうち下側絶縁層284aはパッド形成領域201aを避けるように形成されている一方、上側絶縁層284bはパッド形成領域201a内にも形成されている。ただし、上側絶縁層284bのうち各パッド222に対応する領域には、図17(b)に示すように、その大部分にわたって開孔部273aが形成されている。第3導電膜273は、第2層間絶縁膜284の面上に形成されるから、当該開孔部273aを介して第2導電膜272に面接触する。さらに、図17

(b)に示すように、上側絶縁層284bの開孔部273aは、その内周縁が第2導電膜272の外周縁よりも内側に位置するようになっている。換言すれば、第2導電膜272の外周縁は、上側絶縁層284bによって覆われているのである。かかる構成を採った場合、第2導電膜272が、その外周縁において第1層間絶縁膜283から剥離するのを抑えることができる。したがって、両者の剥離部分から侵入した水分などに起因して当該第2導電膜272が腐食するといった事態を防止することができるのである。

【0092】加えて、本実施形態においては、第1層間絶縁膜283に覆われた第1導電膜271が、上側絶縁層284bの開孔部273aにおける内周縁よりも内側の領域に形成されている。すなわち、アクティブマトリクス基板20の基板面と垂直な方向からみて、第1導電膜271は、その全体にわたって上側絶縁層284bと重ならないようになっている。ここで、上側絶縁層284bの内周縁の近傍と、第1導電膜271の外周縁の近傍とが重なる構成を採った場合、当該上側絶縁層284bにおける内周縁近傍の表面の高さは第1導電膜271の厚さ分だけ高くなる。これに対し、本実施形態によれば、上側絶縁層284bが第1導電膜271と重ならないようになっているから、上記の場合と比較して、上側

(17)

31

絶縁層284bの表面の高さを第1導電膜271の厚さの分だけ低くすることができる。その一方、第3導電膜273の下側（アクティブマトリクス基板20側）には第1導電膜271が形成されているから、当該第1導電膜271が形成されていない場合と比較して、第3導電膜273表面の高さは第1導電膜271の厚さの分だけ高くなる。このように、本実施形態によれば、上側絶縁層284bの表面の高さを低く抑える一方、第3導電膜273の表面の高さを第1導電膜271の厚さ分だけ高く維持することができるから、両表面の間に生じる段差を小さくすることができる。したがって、アクティブマトリクス基板20とFPC9とを接合するときに、当該FPC9の接着剤932を第3導電膜273の全面にわたって行き渡らせることができる。この結果、アクティブマトリクス基板20とFPCとがより確実に接合されるとともに、パッド222と金属導線91とを導通粒子931を介して確実に導通させることができる。

【0093】＜A-10：第10実施形態＞次に、本発明の第10実施形態に係る液晶装置について説明する。上記第1および2実施形態においては、パッド形成領域201a内の第2層間絶縁膜284を完全に除去する構成を採った。この場合、図3からも明らかなように、第2導電膜272のうち第1層間絶縁膜283の面上に至った外周縁は、第3導電膜273のみによって覆われている。このため、場合によっては、製造プロセス中で第3導電膜273をパターニングする際に当該第2導電膜272のうち外周縁近傍の部分が電触によって同時に除去されたり、当該第2導電膜272が外周縁において第1層間絶縁膜283から剥離し、両者の間に水分が浸入して当該第2導電膜272が腐食するといった事態が起こり得る。本実施形態は、かかる事態を有効に抑えるという観点に基づくものである。

【0094】図18(a)は本実施形態に係る液晶装置のパッド222近傍の構成を示す平面図であり、同図

(b)は(a)におけるF-F'線視断面図である。同図に示すように、本実施形態に係る液晶装置は、第2層間絶縁膜284の全部がパッド形成領域201aを避けるように形成されている点で上記第1または第2実施形態と共通するが、第1層間絶縁膜283の面上に位置する第2導電膜272の外周縁が、保護絶縁層285によって覆われている点で異なっている。この保護絶縁層285は、SiNなどの絶縁性物質によって第1層間絶縁膜283の面上に形成される。パッド222を構成する第3導電膜273は、図18(b)に示すように、その外周縁の近傍の領域が保護絶縁層285の面上に位置することとなる。つまり、前掲図17(b)に示した第9実施形態に係る液晶装置においては、第2層間絶縁膜284のうち上側絶縁層284bによって第2導電膜272の外周縁を覆う構成を採ったが、本実施形態においては、この上側絶縁層284bに代えて保護絶縁層285

32

を別途設け、これによって第2導電膜272の外周縁を覆う構成となっているのである。

【0095】かかる保護絶縁層285は、図6(b)に示した工程において、アクティブマトリクス基板20の全面を覆う第2層間絶縁膜284のうちパッド形成領域201a内の部分を除去した後、第2導電膜272を覆う第3導電膜273を形成する工程（図6(c)に示す工程）の前に形成される。すなわち、図6(b)に示した工程の後、アクティブマトリクス基板20の全面を覆うようにSiNなどからなる薄膜を形成し、この薄膜をフォトリソグラフィやエッチングの技術を用いてパターニングすることによって、上述した形状の保護絶縁層285を形成するのである。なお、この保護絶縁層285は、アクティブマトリクス基板20の基板面全体にわたって形成されていてもよいが、液晶装置の薄型化などを考慮すると、パッド形成領域201a内にのみ形成されることが望ましいと考えられる。

【0096】以上説明したように、本実施形態によれば、上記第2実施形態と同様の効果を得ることができる。加えて、本実施形態によれば、第2導電膜272のうち第1層間絶縁膜283の面上に位置する外周縁を覆うように保護絶縁層285が形成されているため、第3導電膜273パターニングの際に当該第2導電膜272のうち外周縁近傍の部分が電触によって同時に除去されたり、当該第2導電膜272が外周縁において第1層間絶縁膜283から剥離してこの隙間に水分などが浸入するといった事態を抑えることができるから、液晶装置の信頼性をより向上させることができる。

【0097】＜A-11：第11実施形態＞次に、本発明の第11実施形態に係る液晶装置の構成を説明する。この液晶装置は、第2導電膜272と第3導電膜273とが第1層間絶縁膜283に設けられた複数の開孔部272aを介して導通する点で上記第10実施形態に係る液晶装置とは異なっている。

【0098】ここで、図19(a)は本実施形態に係る液晶装置のパッド222近傍の構成を示す平面図であり、同図(b)は(a)におけるG-G'線視断面図である。上記第10実施形態においては、第1導電膜271と第2導電膜272とが、第1層間絶縁膜283のうちパッド222に対応する領域の大部分にわたって設けられた開孔部272aを介して面接触する構成とした。これに対し、本実施形態においては、図19(a)および(b)に示すように、第1導電膜271がその大部分にわたり第1層間絶縁膜283によって覆われている一方、当該第1層間絶縁膜283のうちパッド222に対応する領域内に設けられた複数の開孔部272aを介して第1導電膜271と第2導電膜272とが導通するようになっている。図19(a)および(b)においては、第1層間絶縁膜283のうち、ひとつのパッド222に対応する領域内に、2つの開孔部272aが形成さ

(18)

33

れた場合が図示されている。なお、第2導電膜272のうち第1層間絶縁膜283の面上に位置する外周縁を覆うように保護絶縁層285が形成されている点は上記第10実施形態と同様である。

【0099】かかる構成を採る本実施形態においても、上記第10実施形態と同様の効果が得られる。さらに、本実施形態においては、第1導電膜271と第2導電膜272とを導通させることにより抵抗値を低く抑えることができるとともに、パッド222に対応する領域の大部分にわたって第1層間絶縁膜283が形成されているため、パッド222を構成する第3導電膜273の表面を平坦化することができる。例えば、前掲図18(b)に示した第10実施形態に係る液晶装置においては、第3導電膜273の中央部と周縁部との間に第1層間絶縁膜283の厚さに対応する段差が形成されるが、本実施形態によれば、図19(b)に示すようにかかる段差は生じない。したがって、第3導電膜273表面の大部分を金属導線91との接続に用いることができるから、両者の間の導通不良を有効に抑えることができる。

【0100】＜A-12：第12実施形態＞次に、本発明の第12実施形態に係る液晶装置の構成を説明する。この液晶装置は、第2導電膜272のうち第1層間絶縁膜283の面上に位置する外周縁を覆うように保護絶縁層285が設けられている点で上記第10または第11実施形態に示した液晶装置と共通するが、第1層間絶縁膜283に開孔部272aが設けられていない点で異なっている。

【0101】図20(a)は本実施形態に係る液晶装置のパッド222近傍の構成を示す平面図であり、同図

(b)は(a)におけるH-H'線視断面図である。同図に示すように、本実施形態においては、第1導電膜271がその全面にわたって第1層間絶縁膜283に覆われており、当該第1層間絶縁膜283の面上に設けられた第2導電膜272とは導通していない。さらに、第1層間絶縁膜283によって覆われた第1導電膜271は、保護絶縁層285の内周縁(すなわち、第2導電膜272の外周縁に沿った縁部)よりも内側の領域に形成されている。逆にいえば、保護絶縁層285は、第1導電膜271の外周縁よりも外側に形成されているのである。つまり、アクティブマトリクス基板20の基板面と垂直な方向からみて、第1導電膜271は、その全体にわたって保護絶縁層285と重ならないように形成されている。

【0102】かかる構成を採った場合、保護絶縁層285が形成されたパッド222の周縁部近傍においては、第1導電膜281が形成されていない分だけ当該保護絶縁層285の表面の高さを抑えることができる。他方、パッド222の中央部近傍においては、保護絶縁層285が形成されていないものの第1導電膜281が形成されている分だけ第3導電膜273の表面の高さを高く維

34

持することができる。このように、本実施形態によれば、パッド222の周縁部と中央部との間に段差が形成されるのを抑えて、当該パッド222の近傍の領域を平坦化することができる。特に、図20(b)に示すように、第1導電膜271の厚さと保護絶縁層285の厚さとを略同一とすれば、パッド222近傍の領域をほとんど段差のない平坦な領域とすることができる。

【0103】以上説明したように、本実施形態によれば、パッド222近傍の領域を平坦化することができるから、パッド222の周縁部における表面と中央部における表面との間に段差がある場合(例えば図3に示した場合)と比較して、当該パッド222と金属導線91とをより確実に接続することができる。上述したように、この効果は、第1導電膜271の厚さと保護絶縁層285の厚さとを略同一とした場合により顕著に現れる。

【0104】＜B：変形例＞以上この発明の一実施形態について説明したが、上記実施形態はあくまでも例示であり、上記実施形態に対しては、本発明の趣旨から逸脱しない範囲で様々な変形を加えることができる。変形例としては、例えば以下のようなものが考えられる。

【0105】＜B-1：変形例1＞上記第7ないし第12実施形態においては、第2層間絶縁膜284の一部または全部が、パッド形成領域201aのみを除くように形成された場合を例示したが、上記第1または第4実施形態に示したように、当該第2層間絶縁膜284の一部または全部が、パッド形成領域201aのみならず縁辺領域201bをも避けるように形成されるようにしてもよい。また、第9ないし第12実施形態においては、走査線駆動回路およびデータ線駆動回路が外部に設けられ、小パッドを備える液晶装置を例示したが、上記第1ないし第3実施形態に示したように、走査線駆動回路およびデータ線駆動回路がアクティブマトリクス基板20上に直接形成され、大パッドを備える液晶装置にあっても同様の構成を採用することができることは言うまでもない。

【0106】＜B-2：変形例2＞上記各実施形態においては、パッド221(または222)近傍の各構成要素、すなわち第1ないし第3導電膜ならびに第1および第2層間絶縁膜を、TFTの形成工程と同時に形成するようにした。かかる製造プロセスを用いた場合、上述したようにパッド221に関わる製造プロセスを独立して実行する必要がないため、生産性の低下を回避することができるという利点があるが、必ずしもこうする必要はなく、パッド221に関わる構成要素をTFTとは別個の工程において形成してもよい。

【0107】＜B-3：変形例3＞上記各実施形態においては、電気光学物質として液晶を用いた液晶装置に本発明を適用した場合を例示したが、本発明を適用できる電気光学装置はこれに限られるものではない。すなわち、電気光学物質としてEL素子を用いたELディスプレイ

(19)

35

レイパネルや、電気光学物質としてガスを用いたプラズマディスプレイパネルなど、電気光学物質の電気光学効果によって表示を行なう各種の装置にも、本発明を適用可能である。このように、表示画像を指示する信号が入力されるパッドを基板上に備えた構成を採る電気光学装置であれば、他の構成要素の態様の如何を問わず本発明を適用可能である。また、本発明は、電気光学装置のみならず、半導体装置にも適用できる。この場合においても、パッドにおける外部との接続に使用されるFPCなどと接触する部分の面積を十分に確保することができ、当該パッドとFPCとを導通粒子を介して確実に導通させることができる。

【0108】＜C：電子機器＞次に、本発明に係る電気光学装置を用いた電子機器について説明する。

【0109】＜C-1：モバイル型コンピュータ＞まず、本発明に係る電気光学装置を、可搬型のパーソナルコンピュータ（いわゆるノート型パソコン）の表示部に適用した例について説明する。図21（a）は、このパーソナルコンピュータの構成を示す斜視図である。同図に示すように、パーソナルコンピュータ81は、キーボード811を備えた本体部812と、本発明に係る電気光学装置を適用した表示部813とを備えている。

【0110】＜C-2：携帯電話機＞続いて、本発明に係る電気光学装置を、携帯電話機の表示部に適用した例について説明する。図21（b）は、この携帯電話機の構成を示す斜視図である。同図に示すように、携帯電話機82は、複数の操作ボタン821のほか、受話口822、送話口823とともに、本発明に係る電気光学装置を適用した表示部824を備える。

【0111】なお、本発明に係る電気光学装置を適用可能な電子機器としては、図21（a）に示したパーソナルコンピュータや同図（b）に示した携帯電話機のほかにも、液晶テレビや、ビューファインダ型・モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、デジタルスチルカメラ、あるいは本発明に係る電気光学装置をライトバルブとして用いたプロジェクタなどが挙げられる。上述したように、本発明に係る電気光学装置によれば、基板上のパッドと実装部品の配線（端子）との導通不良を抑えることができるから、これを具備する電子機器においては、かかる導通不良に起因して生じ得る不都合を防止して高い信頼性を確保することができる。

【0112】

【発明の効果】以上説明したように、本発明に係る電気光学装置によれば、第2層間絶縁膜の一部または全部が、パッドが形成されるべき領域および当該パッドの周辺の領域からなるパッド形成領域を避けるように形成されているので、FPCなどの実装部品を基板に接合する際に、その接合に利用できる面積を十分に確保すること

36

ができる。したがって、実装部品の配線（端子）とパッドとの間の導通不良を抑えることができる。

【0113】また、本発明の電気光学装置の製造方法によれば、パッドと薄膜トランジスタを同時に形成することができる。したがって、パッドを形成するために特段の工程を増やすことなく、一般的なTFTを有する液晶装置を製造する製造方法と同等の生産効率を維持しつつ、TFTを備え、かつ実装部品とパッドとの間の導通不良が生じにくい電気光学装置を製造することができる。

【図面の簡単な説明】

【図1】 本発明の第1実施形態に係る液晶装置の外観構成を示す平面図である。

【図2】 同液晶装置の表示領域内に形成されたTFT近傍の構成を示す断面図である。

【図3】 （a）は、同液晶装置のパッド近傍の構成を示す概略断面図であり、（b）は当該パッドとFPCとを接続した状態を示す断面図である。

【図4】 （a）ないし（e）は同液晶装置の製造プロセスの一部を示す断面図である。

【図5】 （a）ないし（e）は同液晶装置の製造プロセスのうち上記図4に示す工程に続いて行なわれる工程を示す断面図である。

【図6】 （a）ないし（c）は同液晶装置の製造プロセスのうち上記図5に示す工程に続いて行なわれる工程を示す断面図である。

【図7】 本発明の第2実施形態に係る液晶装置の外観構成を示す平面図である。

【図8】 本発明の第3実施形態に係る液晶装置の表示領域内に形成されたTFT近傍の構成を示す断面図である。

【図9】 （a）は本発明の第3実施形態に係る液晶装置のパッド近傍の構成を示す断面図であり、（b）は当該パッドとFPCとを接続した状態を示す断面図である。

【図10】 本発明の第4実施形態に係る液晶装置の外観構成を示す平面図である。

【図11】 （a）は同液晶装置のパッド近傍の構成を示す断面図であり、（b）は当該パッドとFPCとを接続した状態を示す断面図である。

【図12】 本発明の第5実施形態に係る液晶装置の外観構成を示す平面図である。

【図13】 （a）は本発明の第6実施形態に係る液晶装置のパッド近傍の構成を示す断面図であり、（b）は当該パッドとFPCとを接続した状態を示す断面図である。

【図14】 （a）は本発明の第7実施形態に係る液晶装置のパッド近傍の構成を示す平面図であり、（b）は（a）におけるB-B'線視断面図である。

【図15】 （a）は上記第7実施形態の他の例に係る

(20)

37

液晶装置のパッド近傍の構成を示す平面図であり、

(b) は (a) における C-C' 線視断面図である。

【図16】 (a) は本発明の第8実施形態に係る液晶装置のパッド近傍の構成を示す平面図であり、(b) は (a) における D-D' 線視断面図である。

【図17】 (a) は本発明の第9実施形態に係る液晶装置のパッド近傍の構成を示す平面図であり、(b) は (a) における E-E' 線視断面図である。

【図18】 (a) は本発明の第10実施形態に係る液晶装置のパッド近傍の構成を示す平面図であり、(b) は (a) における F-F' 線視断面図である。

【図19】 (a) は本発明の第11実施形態に係る液晶装置のパッド近傍の構成を示す平面図であり、(b) は (a) における G-G' 線視断面図である。

【図20】 (a) は本発明の第12実施形態に係る液晶装置のパッド近傍の構成を示す平面図であり、(b) は (a) における H-H' 線視断面図である。

【図21】 (a) は本発明に係る電気光学装置を適用した電子機器の一例たるパーソナルコンピュータの構成を示す斜視図であり、(b) は本発明に係る電気光学装置を適用した電子機器の一例たる携帯電話機の構成を示す斜視図である。

【図22】 従来の液晶装置の外観構成を示す平面図である。

【図23】 同液晶装置のパッド近傍の構造を示す断面図である。

【図24】 (a) はフレキシブルプリント基板 (FPC)

38

C) の外観構成を示す斜視図であり、(b) は当該 FPC の縁端部近傍の構成を示す断面図である。

【図25】 図23に示したパッドに図24に示した FPC を接続した状態を示す断面図である。

【図26】 従来の他の液晶装置の外観構成を示す平面図である。

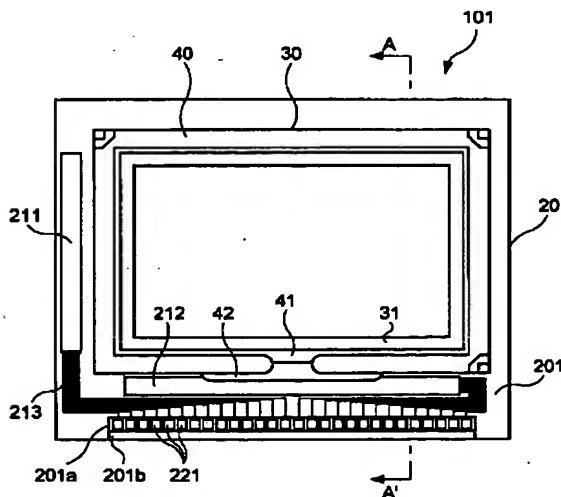
【図27】 同液晶装置のパッド近傍の構成を示す断面図である。

【図28】 図27に示したパッドに図24に示した FPC を接続した状態を示す断面図である。

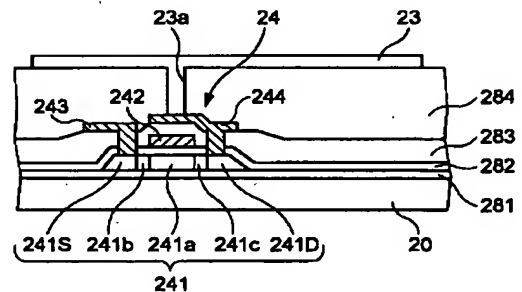
【符号の説明】

101, 102, 104, 105……液晶装置 (電気光学装置)、2……アクティブマトリクス基板 (基板)、201……張出領域、201a……パッド形成領域、201b……縁辺領域、221, 222……パッド、23……画素電極、24, 25, 26……TFT、242, 252, 262……ゲート電極、243, 253, 263……ソース電極、244, 254……ドレイン電極、271……第1導電膜、272……第2導電膜、272a, 273a……開孔部、273……第3導電膜、282……ゲート絶縁膜、283……第1層間絶縁膜、284……第2層間絶縁膜、284a……下側絶縁層、284b……上側絶縁層、29……反射層、30……対向基板、9……FPC (実装部品)、91……金属導線、93……ACF、931……導通粒子、932……接着剤。

【図1】

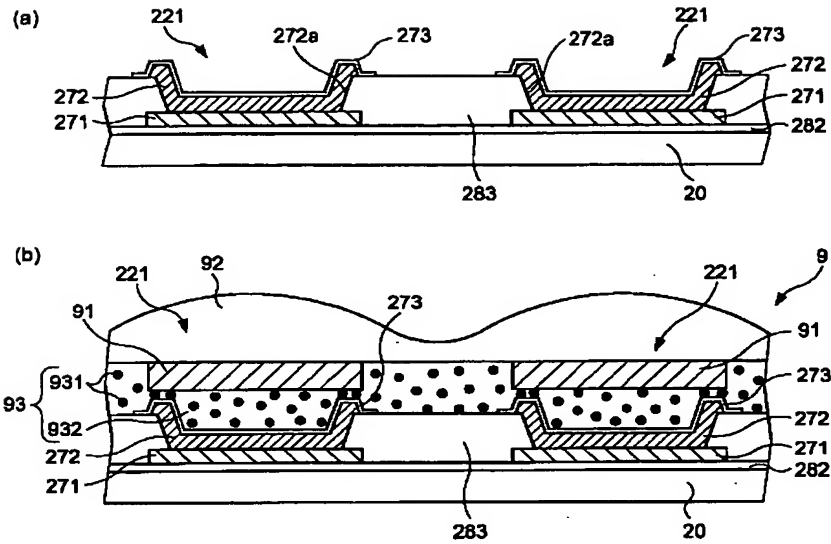


【図2】

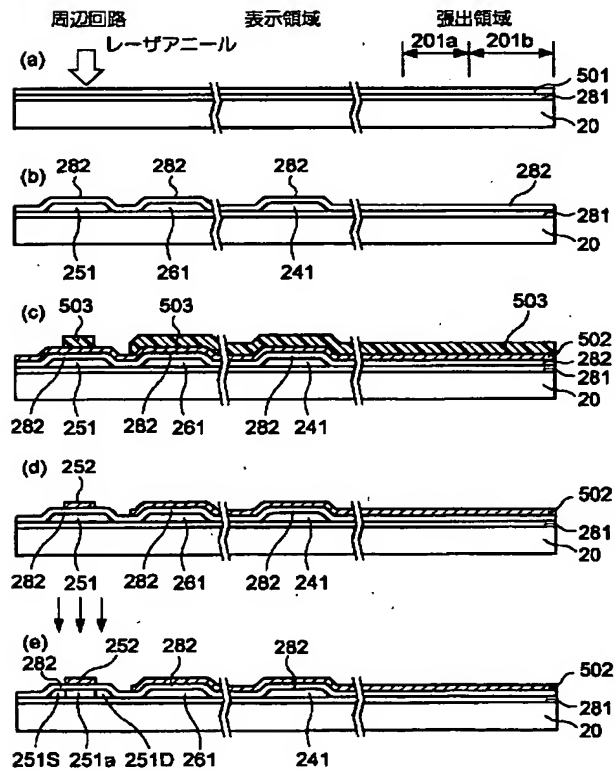


(21)

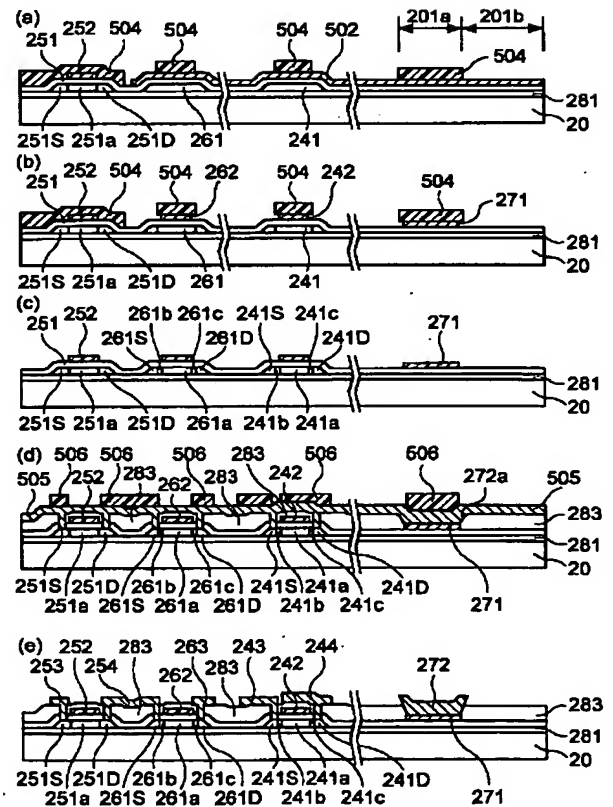
【図 3】



【図 4】

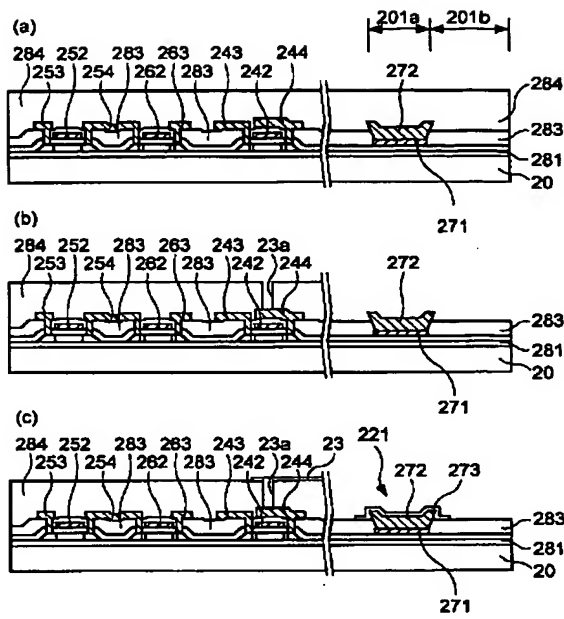


【図 5】

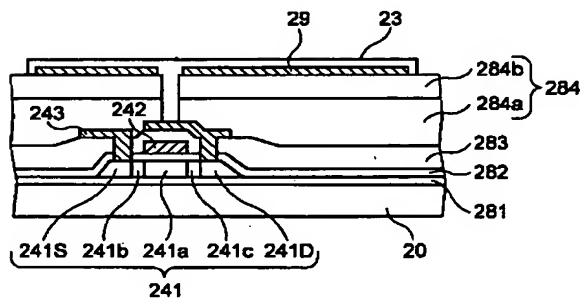


(22)

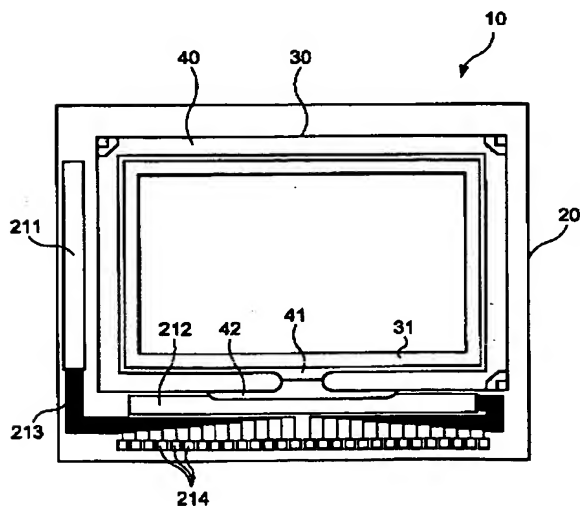
【図6】



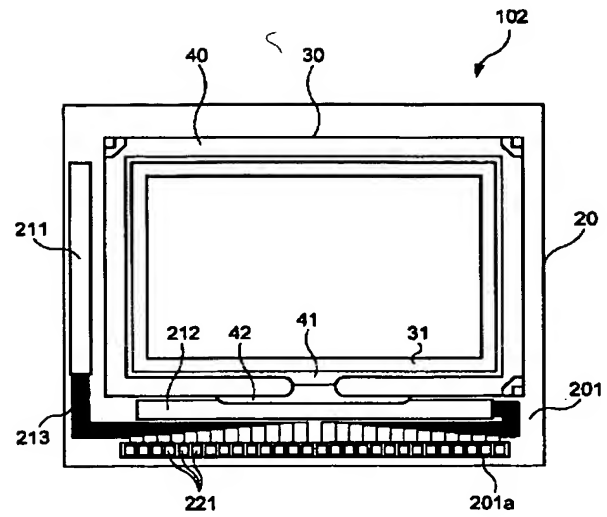
【図8】



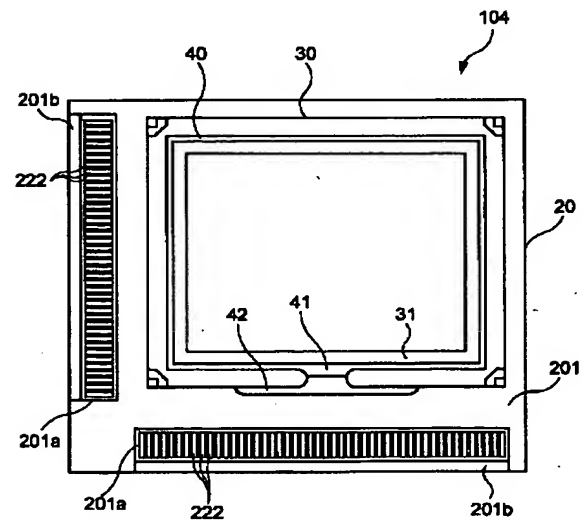
【図22】



【図7】

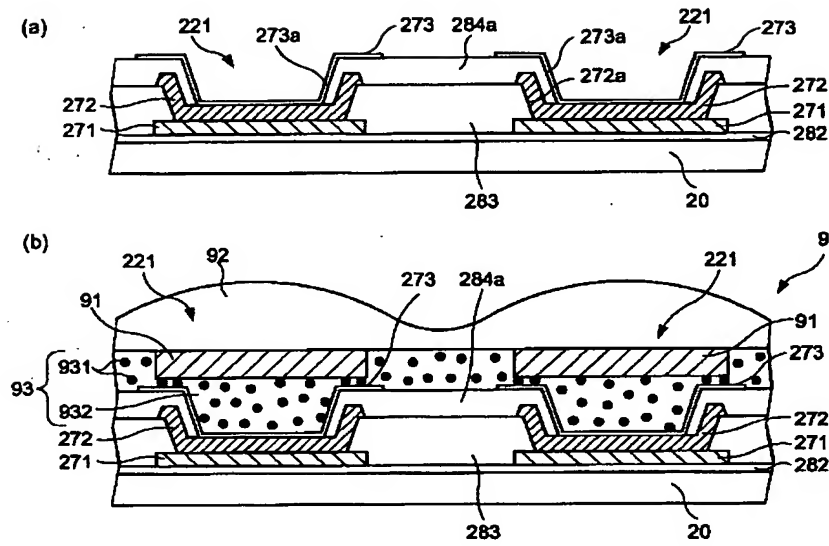


【図10】

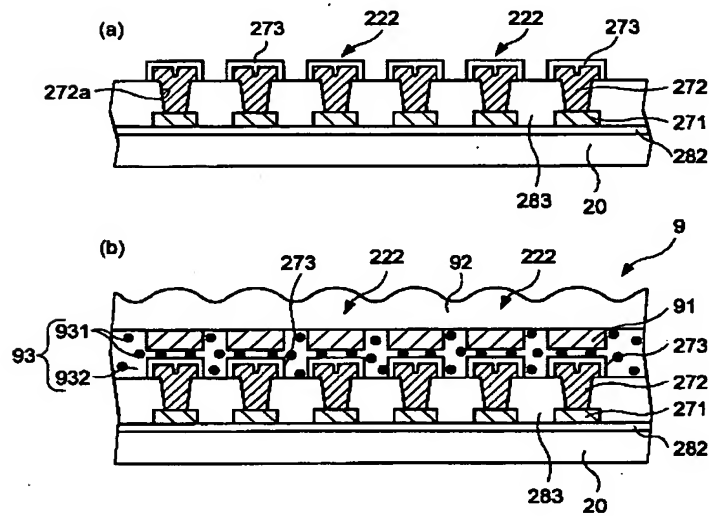


(23)

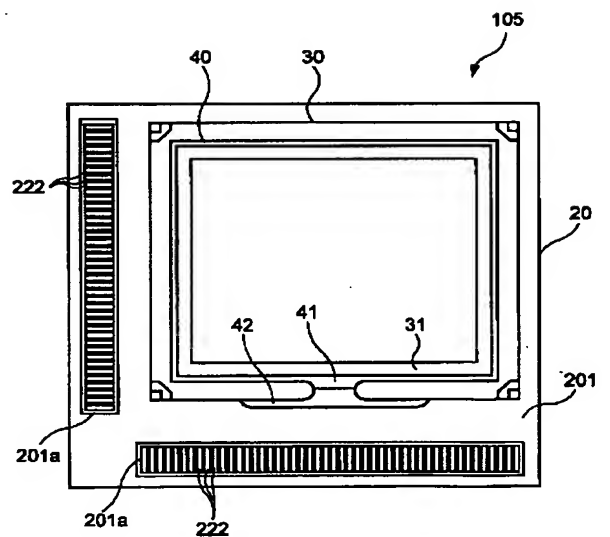
【図9】



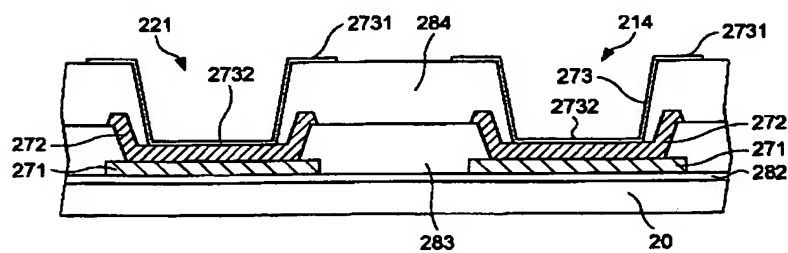
【図11】



【図12】

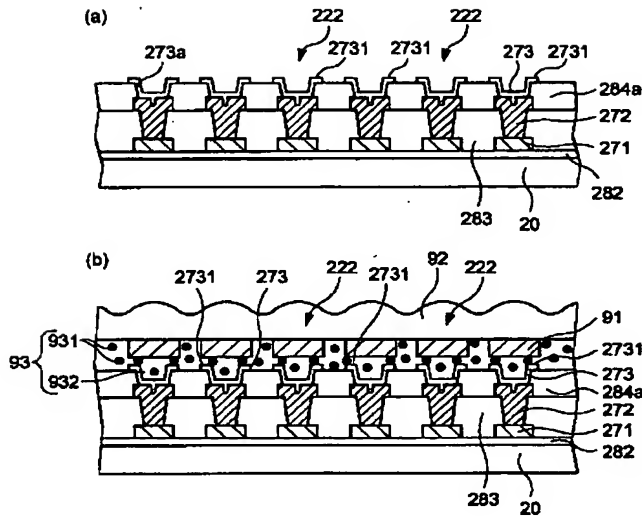


【図23】

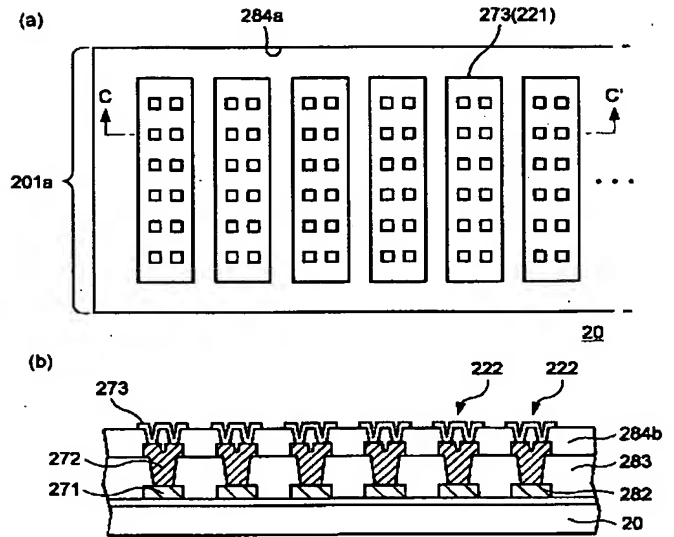


(24)

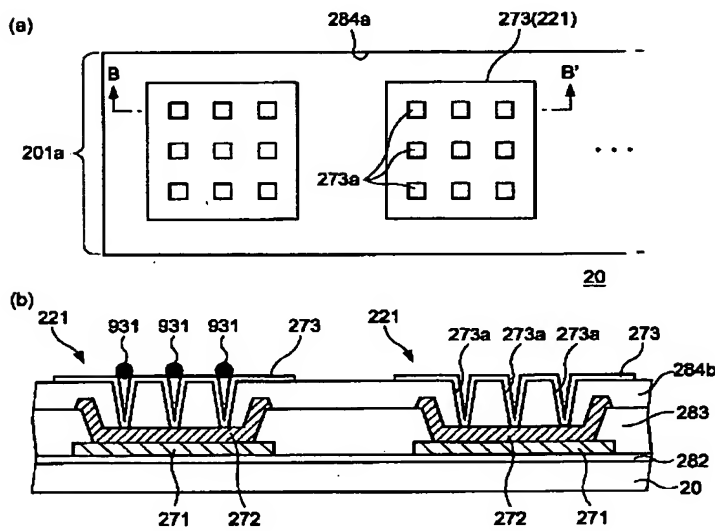
【図13】



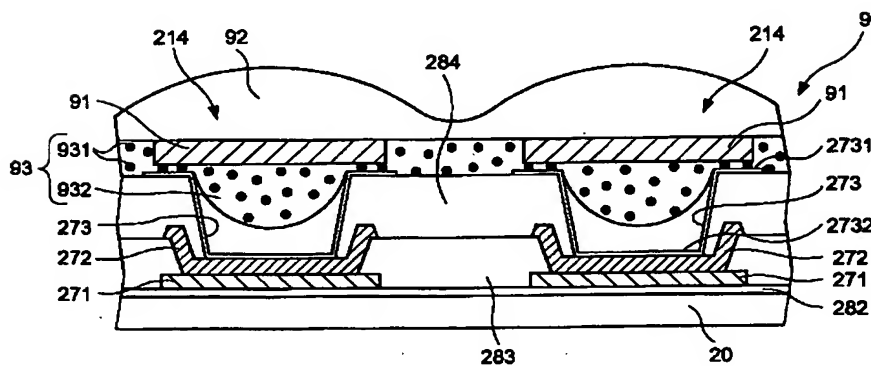
【図15】



【図14】

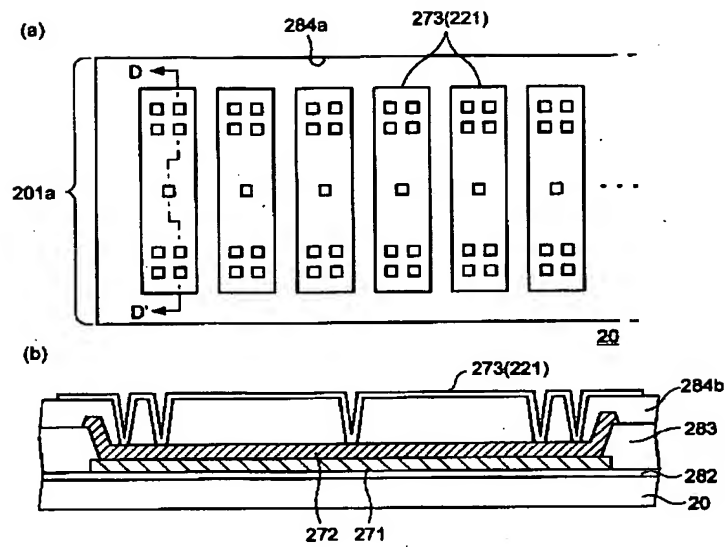


【図25】

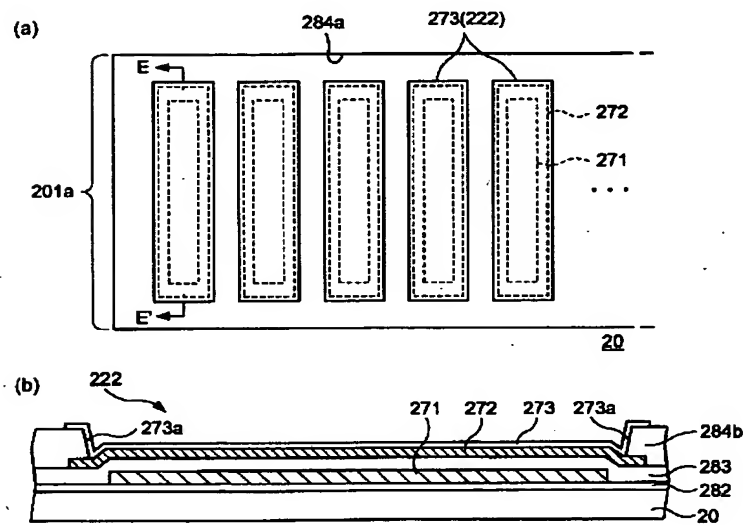


(25)

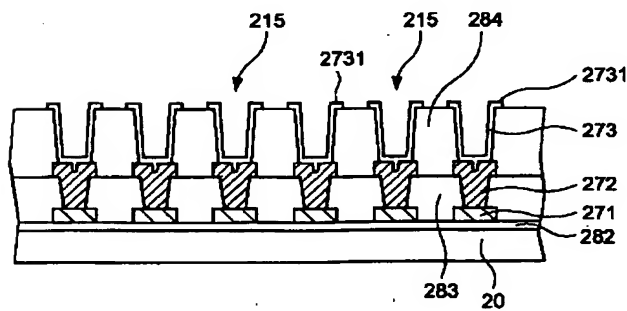
【図16】



【図17】

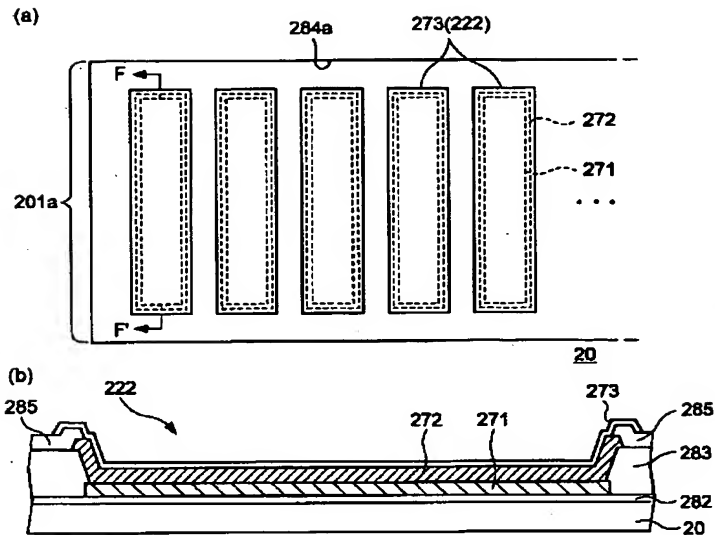


【図27】

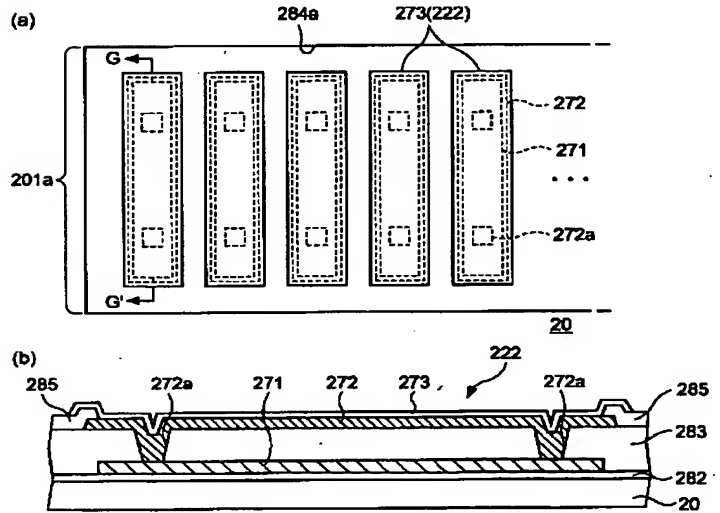


(26)

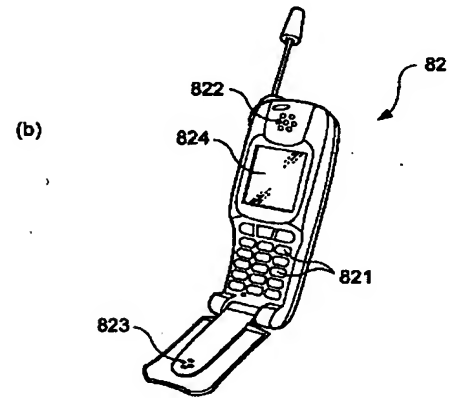
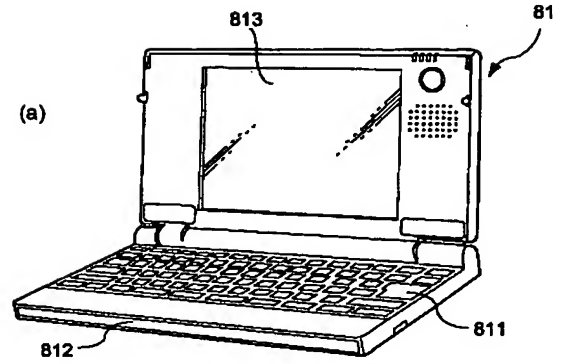
【図18】



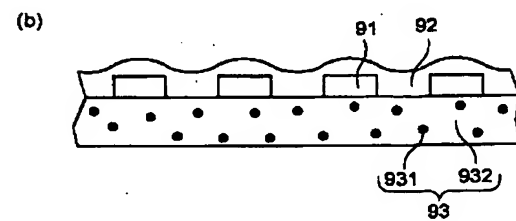
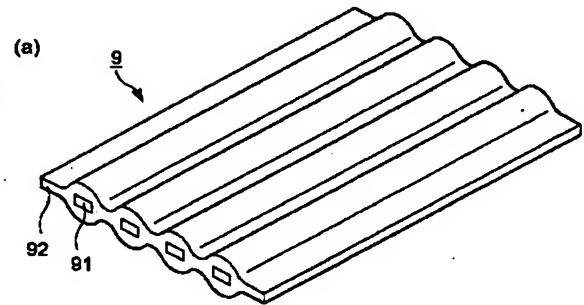
【図19】



【図21】

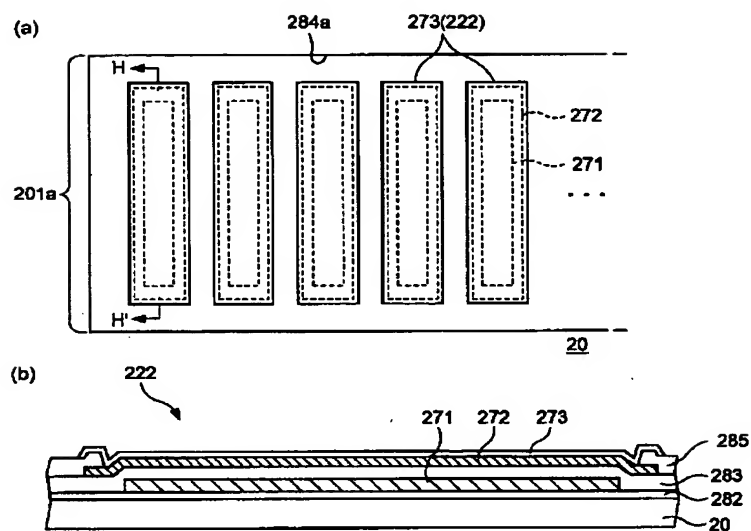


【図24】

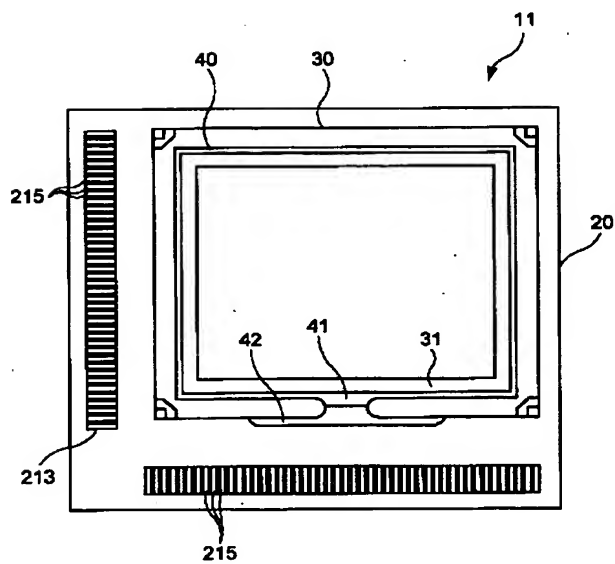


(27)

【図20】

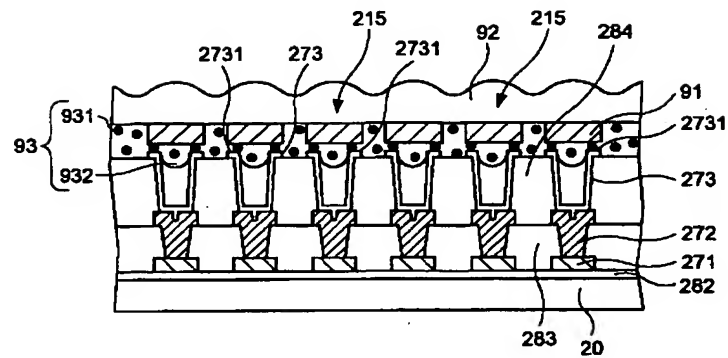


【図26】



(28)

【图 28】



フロントページの続き

F ターム (参考)

2H092	GA48	GA50	NA15				
5C094	AA21	AA42	BA43	DA15	DB03		
	FB12	FB15	HA08				
5F110	AA30	BB02	BB04	CC02	DD01		
	DD02	DD03	DD13	EE03	EE04		
	EE05	EE09	FF02	FF23	FF30		
	GG02	GG13	GG32	GG34	GG44		
	GG45	GG52	HJ01	HJ04	HJ13		
	HL03	HL04	HM15	NN03	NN04		
	NN23	NN27	NN72	PP02	PP03		
	QQ11						